

資 料

海外における最近の情報処理関連技術動向

昭和 56 年 11 月

JIPDEC

財団法人 日本情報処理開発協会

この資料は、日本自転車振興会から競輪収益の一部である機械工業振興資金の補助を受けて昭和 56 年度に実施した「海外における情報処理および情報処理産業の実態調査」の一環としてとりまとめたものです。

目 次

1. 80年代の通信市場	1
2. マイクロ・エレクトロニクスと機能モジュール	8
3. チップ上のメインフレーム及びコンピュータ市場における その重要性について	24

80年代の通信市場

Mitchell Moss (ニューヨーク大学教授)

80年代における通信市場の特徴は、家庭とオフィスの双方で、飛躍的な発展が見られることである。情報革命が到来し、これが急速に発展している、とは既に言い古された言葉であるが、その発展には、次のような要因が貢献している。(1) マイクロプロセッサと分散ネットワークの技術的進歩、(2) コンピュータのコストの低減とそのパワーの増大、(3) 労働力の代替又は補強のために技術を利用することによって生産性を向上させる調査研究。

通信市場は発展し続けるかもしれないが、その発展によって、経済のあらゆる分野が均等に恩恵に浴するとは限らない。どの分野で特に発展するか、いつまでに発展するか、どのような目的のために発展するか、といった大事な問題が残されている。現在、通信市場全体の大きさについてはいろいろと調査が行われているが、市場の規模や方向に影響を与えるような要因を系統的に分析することはあまり行われていない。本稿では、企業における通信の利用に対する見通しについては概観するに止め、新しい通信サービスが家庭においてどのように利用されるかについて、詳細に検討してみることとする。

Charles Jonscher (通信に関する国際的な調査と計画を行っている) は通信の経済的な役割について、先駆的な研究を行ってきた。彼は次のように指摘している。“あらゆる企業における通信費の大部分は、ひとつのサービスとして外部市場から購入するのではなく、企業内の経費として支出されている”。と。アメリカのデーターを引用しながら Jonscher は、近い将来、すべての企業活動の中で、情報活動全部の占める比率がどのくらい増えるかを把握することは難しい、

と述べながらも、彼は A T & T が行った次のような調査を高く評価している。その調査では、企業通信費として 1978 年に支払われた 2,000 億ドルの 75 % は、今後通信をベースにしたエレクトロニックサービスに取って替わられる。と予測している。Jonscher は更に続けて次のように述べている。“A T & T の調査によって、1978 年価格で 1,500 億ドル（現在の市場のはば 5 倍に匹敵する）の通信サービスに対する潜在需要があるということは、たとえ、それが 75 % のレベルに達しないとしても、今後 10 年程度の間に、通信をベースにしたエレクトロニック・サービスが、どの程度拡張されるかということとをかなりはっきりと示している”と。

管理業務の生産性を向上させようとする動きによって、企業通信の中でエレクトロニック・メッセージ・システムの利用が促進されるであろう。今日まで“オートメ化されたオフィス”の多くは、事務職や秘書の仕事に焦点をあててきた。しかし、これからの生産性向上の柱となるものは、企業の人件費の主要部分を占める中級、上級管理者向けの新しい情報技術に焦点があてられることになるだろう。したがって、オフィスにおける通信サービスの充実は、管理職や監督職に対する企業通信のエレクトロニック利用に重点が置かれることになるであろう。

家庭市場

各種さまざまな新しい通信技術は、最近家庭市場を指向している。パーソナル・コンピュータ、ビデオデスク、ビデオカセット・レコーダー、ビデオテックス、会話方式のケーブル T V、衛星からの直接放送といった新技術が、今後 10 年間のうちに家庭に導入されるものと期待されている。住宅市場については広範なブームがあるにもかかわらず、その規模なり範囲については、いまだかなり不確実な部分がある。しかし、それが不確実であるからといって、新しい通信システムが、われわれの日常生活に大きな変化をもたらすだろうという一般的な信仰を抑制するものではない。中流の家庭が、外出しないで教養番組のためにお金を払い、

ショッピングをして精算し、TVのスクリーンを通して殆んどすべての広告が手に入るようになることを待ち望んでいる、という予想は全面的に信用することができる。

通信の発達 isNew 技術によって推進される。そして、その新技術は、意図している目的を達成できないとしても、従来考えられていたよりはるかに重要な機能を果たすようになっている。例えば、初期の電話は生の音楽会を伝送することであって、音声によって長距離の通信をしたいという人々の要求を充たすようになるとは殆んど誰も予測しなかった。自分自身の嗜好 (preferences) に技術を適用できる人間の能力を考えれば、家庭通信の将来を予測することは極めて難しい。住宅市場を十分把握するためには、それに影響を与える社会経済的な要因を調査すること、先進的な通信システムにコンシューマーが最初にどのように反応するかを検討することが不可欠である。

家庭に導入される新しい情報技術は、掃除機のような電気製品を持ち込もうとしているのではない。家事 (houshold) は西欧社会では基本的な社会の単位であり、伝統と行動のパターンにしっかりと根を降している。家族の単位は最近、大きさとか構成の面でかなり変化しているけれども、われわれの大きな文化の中で社会的な容認を受けるためには、依然としてすばらしく強大な力を持っている。新しい通信サービスをコンシューマーが喜んで購入して利用するかどうかについての認識には、埋めることのできないギャップが存在する。Michael Tyler は 5 年前のセミナーで、新しい通信サービスに関する殆んどの研究は、static な (静的な) ものか、equilibrium oriented な (均衡指向の) もののどちらかである、と発表している。

"static" そこでの研究はダイナミックなプロセスを無視している。それによってユーザーや社会は革新的なものに適応し (又は適応を誤まる)、サービスの提供者はユーザーに適応する。(又は適応を誤まる)

"equiliterium oriented" そこでの研究はひとつの前提で、殆んどすべてのものを判断している。その前提では、すべてのユーザーが革新的なも

のは便利であることを十分に知っており、それを買って使用する制約上の問題がいくら大きくなっても、それを利用するうえで決定的な障碍にはならない。

新しい技術が家庭環境の中で、立派に採り入れられるためには、家庭での個人の習慣やし好に調和するものでなければならない。激しい宣伝活動にもかかわらず、コンシューマーが新しい通信サービスに拒否した例は枚挙にいとまがない。A T & Tのピクチャーホン新しい通信サービスに拒絶反能が示された例のうち、最もよく引用されるもののひとつである。しかし、最近ではスポンサーの意図を実現できなかった通信サービスの例が他にも少なくない。

会話方式のケーブルTV、ビデオディスク、ビデオテックス、といったものは、通信の将来見通しがいかにしばしば実現しないかという実例を提供してくれる。ケーブルTVシステムはアメリカですばらしい成長を続けている。アメリカの1,900万の家庭、即ち、TVを持つアメリカの全家庭の25%が、現在ケーブルTVを受信している。アメリカ全域にわたる各都市には、100チャンネル以上の完全に双方向通信のできるケーブル・システムの免許が与えられている。しかし、35チャンネルと双方向機能を持ち、アメリカで最初のケーブル・システムであるオハイオ州コロンバスのWarner-Amex QUBEシステムでは、加入者が古くから一方通行の娯楽番組に一番興味を持っていることを示している。ゴールデン・タイムには視聴者の90%が、主要な3つのTVネットワークのどれかひとつを視ており、残り5%強が有料の映画チャンネルを、5%弱がその他の30チャンネルを視ている。そしてWall Street Journalは、QUBEシステムの中で“成人映画”がその他の有料番組の全チャンネルよりもっと多くの収入をあげていると報告している。それにしても、会話方式のサービスはもっとゆううつな失敗例であり、主として与論調査と家庭でのショッピングにしか利用されていない。このことは一般の双方向TVの失敗の方が、制約の多いQUBEの会話方式の失敗よりまだしも罪が軽いことを意味している。しかし、それにもかかわらず、双方向サービスが家庭で使用されるためには、もっともっと改良される必要のあることは明らかである。

ビデオテックスは非常にうるさく宣伝されたもうひとつの情報サービスであり、それは市場調査の面でひとつの技術となりうる可能性を持ったサービスである。

International Resource Development 社が行った最近の調査によれば、加入者は 1990 年には新しい家庭情報サービスを利用するために、1 カ月平均 78 ドルを支出するだろう、と予測されている。しかし、イギリスで実証されたことは、このコンサルタント会社の希望的観測よりもっと参考になるかもしれない。Campbell & Thomas は次のように指摘している。" プレステルはもともと閑散時にあまり利用されていないネットワークの利用を勧奨するために、住宅市場向けに設計されたものである。しかし、サービスが一般に公開されてほぼ 18 カ月後の時点では、8,000 の付加端末のうち 90 % がビジネス用のアプリケーションに利用されている、とビデオテックスに対する大量の市場は、ごく少数の十分に選択されたビジネス用アプリケーションから発展していった、家庭への浸透は徐々にしか行われぬ、と彼は述べている。C S P International 社の報告にしたがえば、中流家庭では、現在情報サービスにあまり多くの支出をしていないし、将来とも支出する可能性は少ない。その調査によれば、アメリカの中流家庭は、新聞と雑誌に 1 カ月 4.15 ドル、これに書籍を含ませれば 8.59 ドルを支出している。もしも定期刊行物に費す額の 20 % と書籍に費す額の 5 % がビデオテックスのサービスにふり向けられるとすれば、中流家庭では月当り 1.05 ドル、上流家庭では 2.52 ドルに相当するだろう、と C S P 社は推定している。

大半の家庭では有形の財貨やサービスの提供者から無料で情報を受ける習慣を持っている。ビデオテックスを経済的に実現可能なものにするためには、特殊な現金取引、例えば、航空券の購入といったものとリンクした情報でなければならない。したがって、支払の形態は、コンシューマーが期待するようになっている基準にもっと即応する必要がある。

ビデオテックスと会話方式のケーブル T V に加えて、ビデオディスクもコンシューマーが新しい家庭通信システムをいかに取捨選択するかを示した実例である。R C A は 1981 年に、ビデオディスクは 20 万セット売れるだろうと予測した。アメ

リカ史上でも最大の宣伝活動のひとつを展開したにもかかわらず、1981年には、当初計画したビデオディスクの3分の1しか売れないだろう、と現在では見込まれている。これと対照的に、ビデオカセット市場はアメリカで急成長を続けている。カセットのレンタル・ショップが急増しており、ビデオカセット販売の25～50%はポルノ写真、または、成人映画用のものと推定されている。アメリカの家庭に高度な文化をもたらす、と非常に多くの人々が期待したが、有料ケーブルTVやビデオテックスは、むしろまったくその期待を裏切っているのかもしれない。

通信に対する住宅市場は、先進的な技術の普及によるよりも、むしろすでに慣行になっている購売上の習性や家庭の文化的なし好によって左右される、ということが上記の例によって明らかにされている。新しい通信システムが家庭に採り入れられるためには、それが現在の時間と金の代替となり、取って替るものでなければならない。新しい情報サービスに対する支出には、次の3つの条件のいずれか、あるいはすべてを必要とするかもしれない。(a)メディア、もしくは、レクリエーションのために、現在の家計の配分を組み替える。(b)家計収入の絶対的な増大によって支えられる。(c)情報提供者によって補助される。

このような制約の他に、家庭市場を十分に開拓するために検討されなければならない問題が、まだ他にもある。多くの家庭情報システムは高度な複雑さを必要としている。しかし、新しい技術に習熟している人は、比較적으로少数しかいない。最近ネザーランドで行われたプレステル計画によれば、欲しい情報を手に入るための情報検索には、通常14のインデックスのステップを要するが、これを6のステップに短縮する必要があること、情報検索を試みる途中で、人々は誤りを犯していることが明らかになった。オペレーションを簡単にすることは、新しい情報システムを幅広く利用してもらうために絶対必要な条件である。そのうえ、8年以上使ったTVセットはオーバー・タイムによって、うまく切り替える機能を失っているために、テレテキストやビデオテキストとして使用できない、という事態に直面している。このため、このようなサービス向けの家庭市場は、デコーダーや新しいTVセットのために、家計に対して圧迫を加えることになる。

結　　び

通信が家庭やオフィスにおいて、ますます重要な役割を果たすようになる、ということに疑いを抱く理由はほとんど見あたらない。その役割の正確な特徴なり範囲についてはいまだ定かでない。管理者の生産性の向上ということが新しいOAシステムのための重要なターゲットになっている。これと対照的に、住宅市場はいまなお形成の段階にある。当初の調査では、家計が情報サービスのデマンドを抑制してきたことを示唆している。

新しい会話方式のサービスを成功させるためには、そのサービスが購売の慣習や家計の文化的嗜好に一致しなければならない。そのうえ、新しい情報システムのための資本コストや技術上の熟練度が家庭市場に制約を加えるかもしれない。

新しい通信システムは今後ますます住宅で利用されるようになることは間違いないけれど、社会経済的、制度的、文化的な要因が、その成長の規模や方向を左右するうえで、決定的な要素となるであろう。

マイクロエレクトロニクスと機能モジュール (マイクロプロセッサ・システムにおける将来動向)

Robert Chess (インテル社)

前 が き

今を去る 10 年前、インテル社は、世界で最初に、商品としてのマイクロプロセッサ、4004 を世に出した。これはおよそ 2,000 のトランジスタを収容するプログラム可能な 4 ビット・マシンである。4004 は当初、省力化のデバイスとして設計された。4004 に先立って、システムの開発者はディスクリート・コンポーネントを使ったスクラッチから、それぞれ新しい設計をしなければならなかった。マイクロプロセッサの出現によって、開発者は特殊なアプリケーションのためにプログラムできる標準的なビルディング・ブロックを利用できるようになった。

インテル社の 4004 が売り出されて以降、1 枚のチップに収容されるトランジスタの数は 2 年ごとに倍増してきた。(第 1 図参照) 1 枚のチップに収容されるインテリジェンスの量は 5 年ごとに飛躍的に改善されてきたが、これに伴ってマイクロプロセッサの設計者が直面している重要な問題は、1 センチ平方のシリコンの中に、いかに多くのデバイスを詰め込むか、ということではなくて、システム開発者のために便利なビルディング・ブロックとして役立つ VLSI コンポーネントをどのように作るか、ということである。

ユーザーのデマンド

コンピュータに対するユーザーのデマンドは、10年前とは違ったものになっている。このようなデマンドに対して、コンピュータを利用するシステムの設計者は、一連のチャレンジをしなければならない。今日のエンド・ユーザーのニーズを充たすために、コンピュータ・システムは複雑で高度な人間とのインターフェイスを必要とし、非常に多くの仕事を同時にこなさなければならない。例えば、オフィス情報システムはワードプロセッシング、カレンダー、アポイントメント、電話交換、エレクトロニック・メールの機能を持つことを要求されている。この種のマルチ・ファンクション・システムは、さまざまなコンポーネントの相互間で通信ができ、リソースの分散ができるよう高度に統合されたものでなければならない。それはまた、将来のニーズに適合するように機能を拡張できるものでなければならない。更に、生命とか財産に対して重要な働きをするコンピュータの利用、例えば、航空路管制、ミサイル誘導、決済資金の流通といった利用が増えれば、システムに対する高度な信頼性が要求されるようになる。

このようなシステムを提供するために、コンピュータやプロセッサを利用するシステムの設計者は、一連のチャレンジをしなければならない。まず、設計者はそれらをサポートするために、大きくて複雑なソフトウェアの基礎を作る必要がある。人間との高度なインターフェイスを持つマルチファンクションの統合システムは、非常に多くの重要なソフトウェアを必要とするからである。次に、設計者はマルチ機能を同時に働かせるために、パラレルな仕事とマルチ・プロセッシングを処理しなければならない。拡張ができるようにして欲しいというデマンドには、すっきりした(clean)システムが長期間に互って拡張できるようにモジュールを設計して欲しいというニーズが含まれている。この拡張し易いということは、システムのライフ・サイクルを伸ばすことを意味しており、ソフトウェアとハードウェアの保守を容易にすることにもっと大きな重点が置かれるようになる。最後に、信頼性の高いシステムの設計者は、信頼できるソフトウェアと非常に便利

な、あるいは、障害に強い (fault-tolerant) ハードウェアの双方を提供しなければならない。

信頼性が高く、長期間に亘って拡張ができ、複雑なマルチ・ファンクションのシステムを作るとは困難な仕事である。しかし、システムの複雑さが増す一方で、ハードウェアのコストは低下し続けた。その結果、今日では、最も大規模のコンピュータをベースにしたプロジェクトが、最終的に成功するかどうかは、実際に生産される製品の変動費と同時に、開発と保守の費用がいくらするかにかかっている。開発費とライフ・サイクルの費用に重点が置かれるようになったために、最低の費用で、信頼性の高い、保守のし易いシステムを作るとを狙った設計技術が利用されるようになっている。

ストラクチャード・プログラミングとか、モジュラリティとか、オブジェクト指向の設計は、このような問題を解決するために開発されてきた。これらの技術はすべて、開発コストを減らし、もっと信頼性がある保守のし易いシステムを開発するために、システムをディスクリート・モジュールに分解 (decomposition) する役割を果たしている。アメリカ国防省の援助の下に開発された Ada プログラミング言語は、同時性 (concurrency)、ソフトウェアの保守、システムの拡張をサポートするメカニズムを提供することによって、複雑なソフトウェア・システムに対する開発上のライフ・サイクル・コストの問題と真正面に取り組んでいる。

立派な技術と適当にエンジニアされたプログラミング言語のみが、開発コストと保守コストを減らすために役に立つ。ハードウェアもこのような目標を頭に置いて設計されなければならない。VLSI コンポーネントを役立たせる方法はいくつもある。VLSI コンポーネントは従来ソフトウェアが果たしていた機能を吸収し、しかもそれらの機能をスピード・アップすることができる。この向上した機能は、システムのナチュラルなモデリングを可能にし、コード実行のスピードを最適にするために、立派なプログラミングのやり方を避けて通る必要はなくなっている。VLSI デバイスの低コストと小型化によって、マルチプロセッサ

一の構成を理想的にサポートできるようになる。プロセッサを付加できることによって、長期間に亘ってシステムの拡張が可能になり、同時性に対する直接のサポートが行えるようになる。それはまた、ひとつのプロセッサが故障した場合には、もうひとつのプロセッサでジョブを行なえるので、故障に強いシステムの設計を容易にしている。

ロジカルでモジュール的なやり方で、1枚のチップの上に非常に多くの機能を置くことによって、システムがもっと少ないコンポーネントで作られるようになり、故障し易い部品の数が少なくなり、故障が起きた場合、それを切り離すことが容易になる。

VLSI技術の特徴

VLSIデバイスの中で利用されている何千ものトランジスタでなにをするかといえ、どこで最適化を行うかということである。そこには2つの選択の道がある。即ち、ひとつはマシン・サイクルとインストラクション・レベルでの低レベル最適化であり、もうひとつはサブルーチンとサブシステム・レベルでの高レベル最適化である。低レベルのパフォーマンス用に調整したマシンは、レジスタを速やかにつけ加えることができるが、一方、高レベルで最適化したマシンは、“センド・メッセージ”または、“アロケート・メモリー・ブロック”といったOS本来のスピードを最高にすることができる。

VLSIは数多くの理由によって、高レベルの最適化に最も適している。低レベルのインストラクションとしては、計算を行うために費される時間に比較して、メモリー・アクセスやチップ相互間の通信に費される時間の比率が高い。非常に沢山のロジックを持った集積度の高いチップは、チップをゴー・オフしなければならない場合、パフォーマンスの長所は失われる。チップに収容されたキャッシュ・メモリーは、大きなソフトウェア・システムの場合、大量のデータがチップをリメイン・オフするために、問題の一部を解決するに過ぎない。

マルチプロセッサ・システムでは、メモリーの分散が必要とされ、チップ外でのメモリーが必要になる。チップの上で非常に多くのオペレーションが行われる高レベルの最適化はチップ外へのアクセスの数を最少にする。

VLSIを高レベルで最適化せざるを得ないもうひとつの要因は、バンド幅の制約である。その集積度が高いのとピンの数が制限（最も大きなパッケージでは僅かに64）されるために、VLSIデバイスはピンに対するサーキットの比率が高い。非常に沢山のサーキットはVLSIコンポーネントに1枚のチップの上で多くの計算をやらせることができるけれども、ピンの数が少ないことはチップ間で大量の通信を送受するのに適していないことを意味している。

それに、通信のスピードも制限される。VLSIコンポーネントMOS（Metal Oxide Semiconductor）を生産するために利用される技術は、チップ外での通信を早くするのに適していない。バイポーラーやECL（Emitter Coupled Logic）を使えば可能になるスピードを達成するために、通信バスを運転するに必要なパワーを得ることは非常に難しい。しかし、MOSはバイポーラーやECLと同じくらいのスピードでチップ間の計算が行える。

VLSIはチップ相互間の通信を行わないで一連のオペレーションをする場合に、一番よく利用されている。単一のディレクティブの中に大量の機能を詰め込むことによって、VLSIの持つ完全なパフォーマンスが実現されるようになる。

システムの開発者は、VLSIこそ彼らに高レベルのハードウェア・ビルディング・ブロックを提供してくれるものと見ており、それはまさしくVLSI技術が補強するのに最も適した技術である。市場のデマンドと技術が提供できるものが、非常にうまく適合するという例は、めったにないことである。

マイクロプロセッサ・ユニットの傾向

VLSIマイクロプロセッサのコンポーネントは2つの主要なサービスを提供する。そのひとつは周辺装置のコントロールとサブシステムのオペレーション

であり、もうひとつはデータ処理である。(第2図参照) データ処理用のデバイスは専用と汎用のデータ・プロセッサに分類することができる。その名前が示しているように、インテルの8086やモトローラの68000のような汎用のデータ・プロセッサは、フレキシブルに設計されており、非常に広範多岐に互るアプリケーションをターゲットにしている。一方、専用のプロセッサは、特定のアプリケーションをターゲットにしている。専用のプロセッサには2つのタイプがある。ひとつは特定のプログラミング言語の実行のために最適化される専用のインストラクション・セットを持ったものであり、もうひとつはスピーチ・リコグニションとかグラフィックのような特定の機能を果たすために設計されたものである。

開発者は信頼性が高く、広範多岐で、なおかつ、マルチプロセッシングをサポートできるようなソフトウェア指向のシステムを作る必要がある。さまざまなタイプのVLSIプロセッサのアーキテクチャは、このようなニーズによって形成されるであろう。

汎用のデータ・プロセッサ

ICの専用化が増大しているにもかかわらず、アプリケーションの非常に多くの部分は汎用のデータ・プロセッシング(GDP)を必要とするだろう。幅広いバラエティに富んだアプリケーションに適しているGDPは大量生産が可能であるので、そのコストを少量の専用チップより引き下げることができる。このため、安いコストでマルチプロセッサを利用するアプリケーションはGDPを歓迎するようになる。

GDPの過去の傾向は、マイクロプロセッサのアドレス・スペースと生の(row)パフォーマンスを増大することに集中されてきた。これからのGDPは1枚のチップの機能を強化し、利用し易さ(usability)とパフォーマンスを増やすことに集中されるだろう。特に、OSマシンは現在、直接シリコンの中に収容さ

れるようになっている。インテル 432 の経験からすれば、このようなメカニズムをハードウェア分野のパフォーマンスに移すことにより、同じ機能をソフトウェアに持たせるより 2 倍から 5 倍も改善されることが明らかとなった。パフォーマンスを増やすことによって、以前には実用化できなかったシステムの開発も可能になっている。例えば、しっかりと結合されたマイクロプロセッサ・システムは強力な保護メカニズムとひんばんなプロセッサ間の通信を必要とする。このような機能をサポートするようにソフトウェアを作ることは、とても認めることのできないパフォーマンスを持ったシステムになってしまう。つまり、保護メカニズムとプロセッサ間の通信をサポートすることに含まれるオーバーヘッドがマルチ・プロセッサを持つことによって生まれる利益を減らしてしまうかもしれないからである。ハードウェアの中に機能を収容することによってのみ、しっかりと結合されたマイクロプロセッサ・システムの実用化が可能になる。

専用のインストラクション・セット・プロセッサ

特殊なプログラミング言語のために最適化されたインストラクション・セットの考え方は古くからあった。1960 年代の初期に設計されたバローズの B6700 はアルゴリズムを効果的に実行するために最適化されたものである。ヒューレット・パッカートの HP3000 は、そのシステム・プログラミング言語 SPL/3000 の導入を容易にするために数多くのインストラクションを含んでいる。マイクロプロセッサの分野では、ウェスタン・デジタルの Pコード・マシンがパスカルの介在したコードを直接実行するためのサポートを行っている。

介在するコードを直接実行するために設計された専用のインストラクション・セット・プロセッサ (SPISP) には 2 つの直接的な利点がある。それらはマシンのインストラクション・セットが専用の言語によって利用されている構成をびったりとセットしているために、コンパイラーで書く人の仕事を容易にするし、また、高級言語で書かれたプログラムを効率的に実行することができる。

それは汎用のインストラクション・セットを持つマシンよりも、マシン・インストラクションが高級言語にもっとよく調和するからである。

しかし、SPISPは専用のプログラミング・アプリケーションのために最適化されているために、汎用のマルチ言語の利用には適していない。この制約には2つの重要な意味が含まれている。マルチプロセッサ・システムの場合、SPISPはリソースの配置上の問題が残されている。

例えば、Pascal プロセッサとCOBOL プロセッサを持ったシステムでは、Pascal プログラムはPascal プロセッサでしかランできないし、COBOL プログラムはCOBOL プロセッサでしかランできない。その結果、COBOL プロセッサが空いている時でも、5つのジョブがPascal プロセッサを利用するために待たされることになる。GDPを利用しているマルチプロセッサ・システムでは、このローディングは問題にならない。また、特殊なSPISPのためにアプリケーションの分野が狭くなることは、個々のデバイスの量がGDPのそれより少くなることを意味しており、そしてその結果、SPISPはコストの点でGDPに対抗できなくなるであろう。

しかも、SPISPは非常に大きな興味を持たれるようになっており、この種のプロセッサは、Ada として既に調査研究が進められている。しかしながら、フレキシビリティを欠いているこれらのプロセッサのコスト増によって、そのアプリケーションは制約を受けることになるだろう。

専用のファンクションを持つプロセッサ

専用のファンクションを持つプロセッサ(SFP)はスピーチ・リコグニションとか、グラフィックとか、イメージ処理といった専用のアプリケーションのために作られたものである。改良されたシリコン処理技術やCADが、その生産コストを低下させるにつれて、SFPはますます広く用いられるようになっている。

SFPのアプリケーションを制約するひとつの要因は、一般的に言って、マイ

クロプロセッサ・システムがSFPを付加できるように設計されていなかった、ということである。その結果、SFPは電子的にもソフトウェア的にもそれを使用しているシステムと互換性がないことになっている。このように互換性がないために、マイクロプロセッサはSFPをI/Oデバイスと同じように取り扱うざるを得ない。つまり、SFPはメイン・プロセッサのバスに席がないのである。

その結果、SFPとの間でメッセージをやり取りすることは時間がかかり、やっかいなことになり、これはSFPが他のプロセッサとしっかり密着した形でインターラクトできないということを意味している。また、システムにそれぞれのSFPを付加するために、ハードウェアとソフトウェアの双方に、専用のインターフェイス・ロジックが必要とされる。

SFPを付加することを予想して設計される本来のシステムは、インテグレーション・プロセスを容易にし、SFPはその他のプロセッサと直接通信できるようになるであろう。これらのシステムにはSFPをトランスペアレントに付加することができ、ハードウェアによってソフトウェアの機能を直接置き替えることもできるようになる。SFPは主要なプロセッサのバスに席を持つようになり、その他のプロセッサとしっかり結びついて、一緒に仕事ができるようになる。SFPが持っている機能は時間に厳しい(time critical)ものであり、ハードウェアの中に移されることによって、大幅に改善される。例えば、フーリエの変換の高速計算にはチップの上で実行される長い一連の標準的なオペレーションが含まれている。高速でフーリエの変換をSFPにやらせれば、パフォーマンスの点で大巾な改善が行われる。しかし、SFPは利用頻度の高いオペレーションや多くのチップ外でのアクセスを含むオペレーションのためには、殆んどパフォーマンス上の見返りはない。プロセッサ間の通信やメモリー・アクセスに含まれるオーバーヘッドのために、ハードウェアに機能を移すことによって得られた利益は簡単に相殺されてしまうだろう。

SFPは人間とマシンのインターフェイスのレベルを向上させるために大きな

希望を与えてくれる。例えば、音声認識はよく議論される分野であるが、それをサポートするシステムを広範に導入することはまだ実現していない。

このようなシステムに必要なコンピューティング・パワーを、もしソフトウェアに持たせるとすれば、もっとも強力なマイクロプロセッサのGDPを使っても無力なものとなる。必要なリスpons・タイムを達成する唯一の方法は、シリコンの中にそのオペレーションを入れることである。また、このような機能を持つVLSIコンポーネントを開発すれば、メインのGDPに対する負荷は軽減され、その他の機能を実行することができるようになる。VLSIのコストとサイズの長所によって、このようなシステムは広範多岐なアプリケーションで実用化が可能になる。

周辺機器のコントロールとI/Oサブシステム・プロセッサ

システムがもっと統合され、ネットワークにもっと簡単に接続されるようになるにつれて、システムのパフォーマンスを落とさないで周辺機器をトランスペアレントに、かつ割安に付加できるということが、もっと重要なことになる。この目標を達成するために、マイクロプロセッサをベースにしたシステムは、分散し、独立し、インテリゼントなI/Oサブシステムを採用することによって、メイン・フレーム・システムが歩んだ道をもう一度通る必要がある。I/Oと通信をメインのGDPに処理させれば、システムのデータ処理のパフォーマンスは周辺機器の数が増えるにつれて急速に低下することになる。非常に多くのデスクやプリンターや端末がぶらさがるオフィス・インフォメーション・システムでは、データ処理のパフォーマンスを損なうことなく拡張できることが必須条件となる。この拡張を可能にするための最善の方法は、コンピューティング・パワーを、それが利用されているところ、即ち、I/Oサブシステムに持たせることである。分散されたI/Oインテリゼンスの大きな長所は、すべての欠陥やエラーが、メイン・システムに影響を及ぼさないで、それが発生したところで切り離すことが

できる点である。この切り離しができるということは障碍に強いシステムを設計するために必要なことである。インテリゼント I/O プロセッサや通信コントローラーとしての役割を果たす VLSI コンポーネントは、I/O サブシステムとネットワークとメインの処理システムの間のかげ橋となることができる。通信ネットワークが更に複雑になるにつれて、サブシステムの間を通過したり、接続したりするメッセージに対する要望が大きくなる。広範な解決策 (solution) を用いながらこのような仕事を実行するためのコストは、スペースと金額の点であまりにも膨大なものとなる。例えば、Ethernet の接続のためのボード・コントローラーは、およそ 4,000 ドルを必要とする。同じような機能を、単一のチップに持たせれば、おそらく $1/5 \sim 1/10$ の値段で可能になるであろう。

実例のシステム — インテルの 432

将来のマイクロシステムの主要な要素は次のようなものになるであろう。

- (a) 拡張可能性
- (b) マルチプロセッシング
- (c) 部品のモジュール化
- (d) 障碍に対する強さ

このようなシステムの最初の実例はインテルの 432 である。当初のインテル 432 は 2 つの VLSI コンポーネントから構成されている。即ち、2 つのチップからなる GDP と、I/O サブシステムとのインターアクションを取り扱うためのインターフェース・プロセッサである。3 つのチップを合わせると 22 万以上のトランジスタが統合されている。

432 のアーキテクチャとバス・ストラクチャとプロテクション・メカニズムは、ソフトウェアで変更することなく、トランスペアレントに、マルチの GDP とインターフェース・プロセッサを付加できるように設計されたものである。プロセッサ間の通信は、432 パケット・バスのプロトコールを使って行われる。こ

これらのプロセッサは、システムの要求に即刻応えられるように、しっかりと密着した形でオペレートすることができる。例えば、データベース、もしくは、COBOLのプロセッサは従来の432システムに付加することができる。プロセスの配列、又は、Adaで知られているようなタスクは、ハードウェアに備えてあるOSのメカニズムによって実行される。

障害に強いシステムの基礎となる障害の検出はプロセッサを結びつけることによって達成することができる。プロセッサはサイクルによりその他のサイクルをそれぞれチェックする。異常が検出された時には、障害の信号が出て、システムは正常に運行を続けることができる。

設計上考慮すべきこと

インテル432のごとく、VLSIコンポーネントで作られる統合システムを指向する傾向は、セミコンダクターのメーカーとVLSIを利用するシステムの設計者の双方に関係(ramification)を持っている。高度に統合化が行われるにつれて、非常に多くの機能がシリコンに付与されるために、アーキテクトとチップの設計者により大きな負担をかける。

アーキテクチャを作る人はチップのレイアウトやマイクロコーディングを処理するだけでなく、システムやソフトウェアの問題についても深い理解力を持っていなければならない。彼らはビジョンを持っていなければならない。つまり彼らは現在と将来の技術の双方に適応するようなシステム構造を設計しなければならないのである。

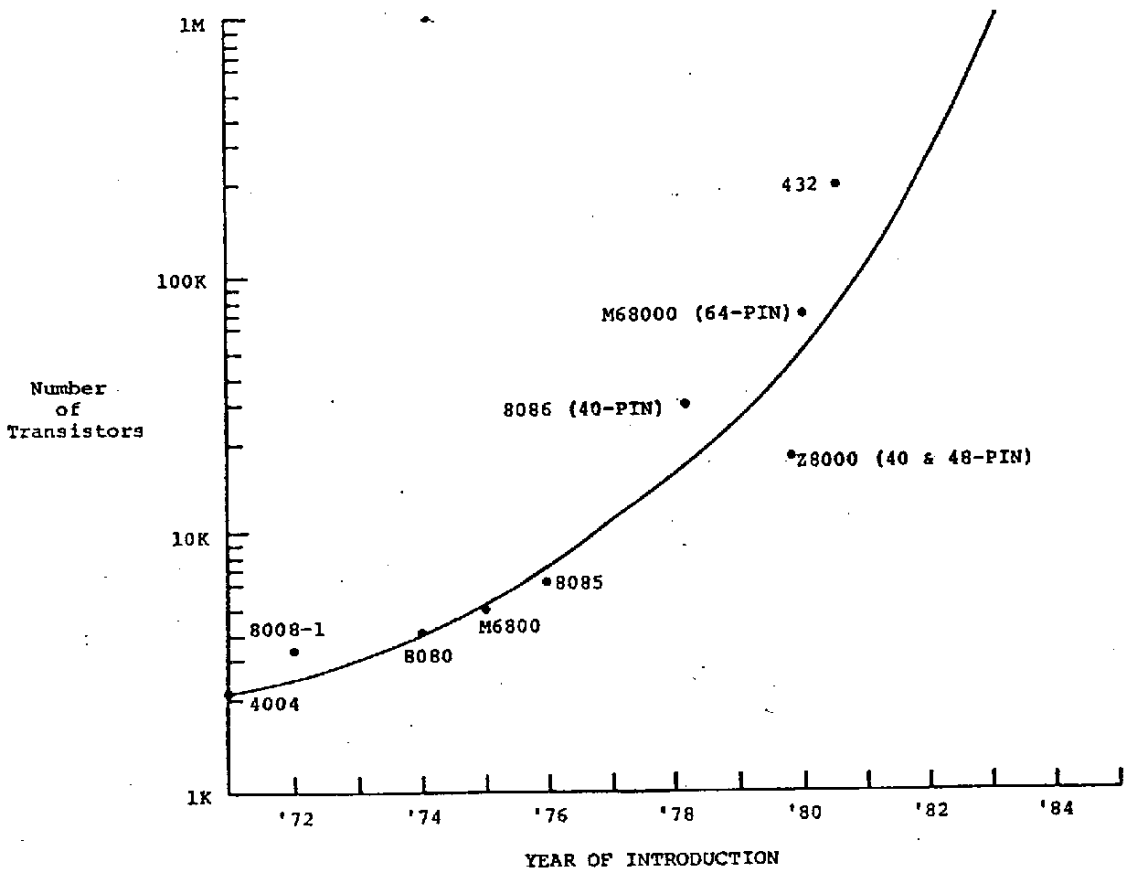
マイクロプロセッサを利用するシステムの設計者は、システムを長期間拡張できるようなシステム・アーキテクチャとそれに付随するプロトコルを選ぶ傾向にある。投資を無駄なものにしないために、システムを時代遅れのものにしないで、技術上の改善を推進しなければならない。システムを向上させることができるかどうかは、そのアーキテクチャによって検証される。もしもシステム・ア

アーキテクチャの選択が適当でなければ、技術的な改善が実現した時、それを採り入れることができないであろう。同じことが通信ネットワークのプロトコールについても言える。オフィス情報システムの設計者は Ethernet (インテル, Xerox, DECによってサポートされている) のようなローカル・ネットワークや SNA (IBMによってサポートされている) やその他多くのものの中から選択をしなければならない。ネットワークの選択は付加される周辺機器に影響を与えるが、その選択は今から5年間は利用可能なものでなければならない。このことはマイクロプロセッサについても同じことが言える。

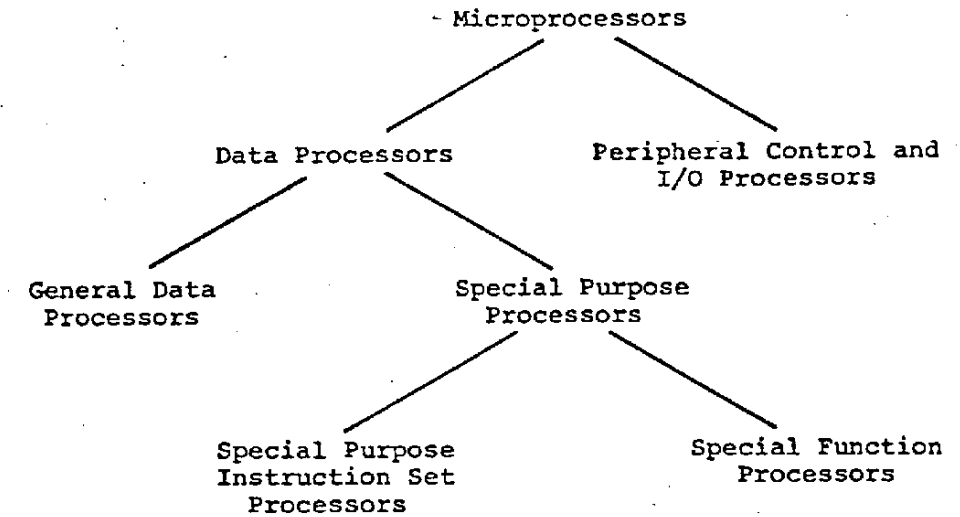
システム・コンポーネントを付加したり、置き替えたり出来るということは、うまく設計されたシステムが従来よりもっと長いライフ・サイクルを持つことを意味している。複雑なシステムに固有のソフトウェアに対する投資と再設計に要する莫大なコストを考えれば、システム・アーキテクチャの選択は、製品が長期間に亘って立派な成果をあげるための決定的な要素になる。その決定は1970年代においてマイクロプロセッサのインストラクション・セットとプログラミング言語の選択がそうであったように、最も基本的なことになるであろう。

第 1 図

GROWTH OF MICROPROCESSOR CAPABILITY OVER TIME

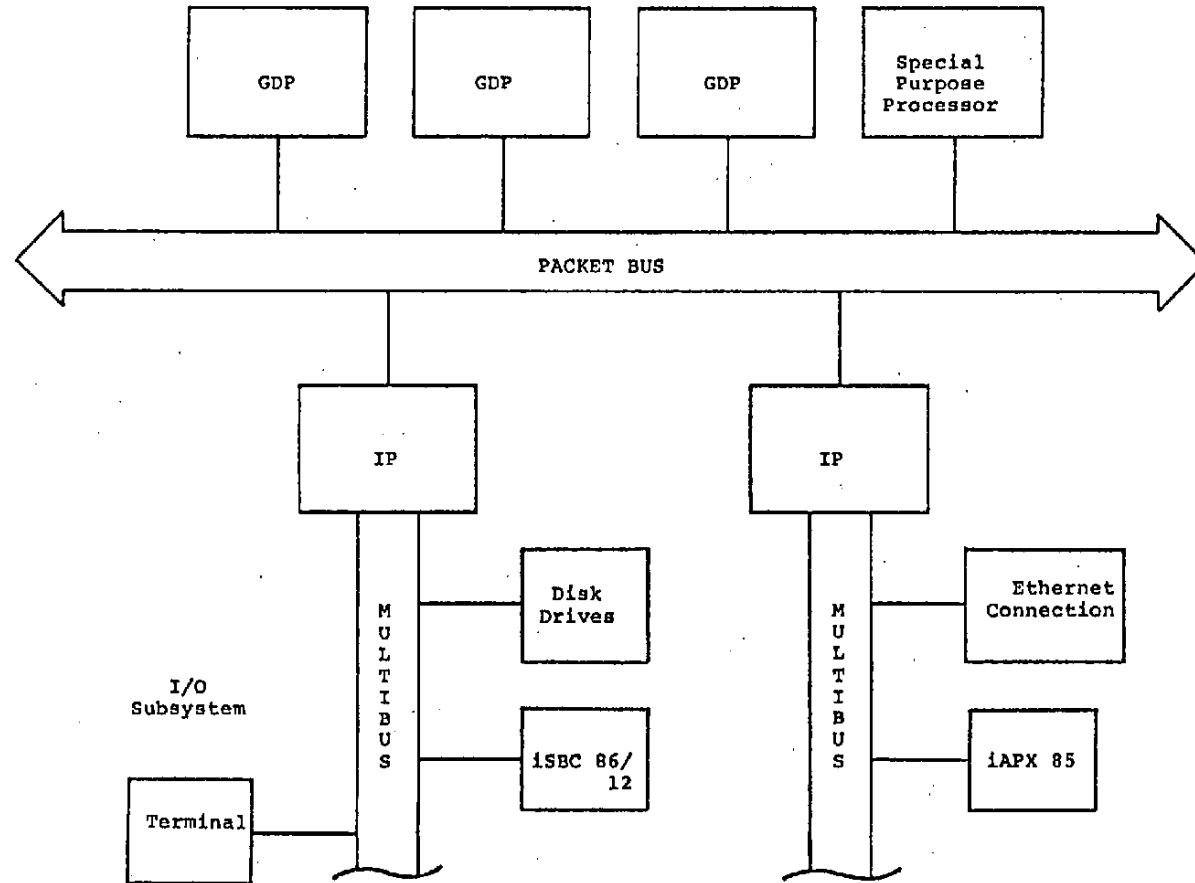


TYPES OF VLSI MICROPROCESSORS



第 3 图

INTEL 432 SYSTEM EXAMPLE



"チップ上のメインフレーム" およびコン ピュータ市場におけるその重要性について

L. C. Hobbs

1. 前 が き

マイクロプロセッサの技術は、最初の4ビット・マイクロプロセッサが計算機とコントローラーの中に組み込まれて以来、実に急速、かつ、長足の進歩をとげてきた。現在、4ビットと8ビットのユニットが広く利用されており、3年前には、新世代の高パフォーマンスの16ビット・マイクロプロセッサが発表された。昨年は32ビット・マイクロプロセッサのチップがいくつかのベンダーによって発表された。チップの複雑度は毎年倍増を続けており、それがどこまで行くのか、皆目見通しがたたないが、その方向は変化するだろう。コスト/ボリュームを検討した結果、新しい32ビット・チップを更に上回るプロセッサのパワー・アップ(少くともワードの長さ)には反対の声が上っている。IBMの370/158プロセッサを1枚のチップに詰め込んでしまうことは技術的には可能である。しかし、それは果して経済的になり立つであろうか? 増大するチップの複雑度は、その他の目的、例えば、1枚のチップにあらゆる機能(メモリー、I/O、コントロール等)を含ませて、真の"チップ上のメインフレーム"を作るために利用される可能性がでてきている。

1.1 背 景

1960年代初期におけるマイクロコンピュータの出現とIC技術の発展によっ

て“1枚のチップの上のコンピュータ”に関する検討が始められるようになった。1960年代には、この目的に向って多くの研究開発が行われてきたけれど、最初の商用マイクロプロセッサが、1971年に、インテルによって世に出された。しかし、これら初期のマイクロプロセッサのチップは、インテルのMCS-4マイクロコンピュータやSIM4-01システムを作るために、必要なROM、PROM、RAMとタイミング、インタフェースおよびその他のサポートینگ・サーキットを結びつけた場合、“27枚のチップの上のコンピュータ”になってしまった。初期のマイクロプロセッサはすべてメモリーやタイミングやI/O等のためにサポート用のチップをつけ加える必要があった。1976年になって始めて、真のシングル・チップ・マイクロコンピュータが実現した。それでは、プロセッサとして、利用するうえで必要なROM、RAM、それにタイミングとI/Oサーキットが同じチップの上に収容された。

初期のマイクロプロセッサは速度が遅く、4ビット・ワードやPMOS技術を利用することが比較的困難であった。その後の開発には高速化とキャパシティーの増加と利用の簡便さに重点が置かれてきた。そこでは次の3つの重要な傾向が見られる。

- 4ビットから、8ビット、12ビット、そして現在は32ビットにワードの長さを増やすこと。
- 高速化を達成するために、バイポーラーNMOS、CMOS/SOS技術を利用すること。
- 付加機能を組み込ませるために集積度の高いチップを利用して、サポート・チップの必要性を少なくすること。

改善され、高速化されたマイクロプロセッサの開発と併行して、新しいアプリケーションがすばらしい速さで発展してきた。最初のマイクロプロセッサは、専用のロジックを利用する代りに、計算用のチップを作るひとつの手段として開発された。初期のマイクロプロセッサの主なアプリケーションは、ランダム・ロジック・リプレースメントのカテゴリーに入れられた。以降、アプリケーショ

ンは、マイクロコンピュータやメインフレーム・コンピュータが持っている殆んどあらゆるタイプの機能をカバーするように拡張されてきた。

1.2 現 状

過去5年間に行われたマイクロプロセッサの革新には次の4つの重要なステップがみられる。

- マイクロプロセッサをサポートするために必要なディスクリート部品やSSI、MSIチップを更に減らすために、特殊な周辺チップ（例えば、フロッピー・ディスク・コントローラー、CRTコントローラー、パラレルとシリアルの通信インターフェース等）を非常に数多く開発した。
- LSI技術をより巧みに利用することによって、システムのコストを更に下げるために、シングル・チップ・プロセッサに、もっともっと多くの機能（例えば、メモリーやコントロール機能）を詰め込んだ。
- 従来は大型のミニコンピュータ（例えば、DEC-PDP 11/45）でしか提供できなかった高度なアーキテクチャ上の特徴と能力を持つ16ビット・マイクロプロセッサを開発した。
- 最大のミニコンピュータ（例えばDEC-VAC）やメインフレーム・コンピュータ（例えば、IBMの370/148）に相当する能力を持つ32ビット・マイクロプロセッサ・チップを発表した。

NMOSは現在利用されている基本的なセミコンダクターの技術である。しかし、CMOSはより低いパワーとより高いスピード能力の可能性を持っているために、重要なメリットがある。

16ビット・マイクロプロセッサは、7、8年前に、ある企業によって世に出されたが、それは（ミニコンピュータに比較して）機能的に劣っており、それほど沢山は生産されなかった。その少し後に、ミニコンピュータ会社のひとつが3チップのマイクロプロセッサ・セットの開発を行い、16ビットのミニコンピ

ュータの小型LSIバージョンを売り出した。しかし、1枚のチップで完全なプロセッサ機能を持つ最初の16ビット・マイクロプロセッサはTIとフェアチャイルドによって、1977年に売り出された。この2社のマイクロプロセッサはどちらも、既存のミニコンピュータとソフトウェア上の互換性を持っていた。1978年には、インテルの8086とザイログのZ8000とモトローラのMC68000が発表され、1979年から80年までという期限付きで販売された。これら3つの16ビット・マイクロプロセッサは、ミニコンピュータやメインフレーム・コンピュータの中の大容量メモリーに直接アドレスできる他に、ハードウェアとソフトウェアに数多くの特徴を持っており、PDP11/45に匹敵する、ないしはそれを上回る処理能力を持っている。メインフレームと対等の能力を持つ32ビット・マイクロプロセッサがいくつか現に売り出されているが、これについては後ほどもっと詳しく述べることにする。

チップごとに最大の能力を持たせるために、最も先進的なLSIの技術を利用しようとする次の2つのアプローチが、それぞれ最近のマイクロプロセッサ製品の中に見受けられる。

- 完全なプロセッサと同じように、広範なメモリーとI/O機能を持たせ、1枚のチップにできるだけ沢山のコンピュータ機能を持たせること。
- メモリーやI/Oコントロール等の機能を外部のチップに持たせながら、チップの処理能力とパフォーマンスを最大にすること。

最近の16ビット・マイクロプロセッサと新しい32ビット・マイクロプロセッサは明らかに後者の道を進んでいる。

1.3 将 来

“チップ上のコンピュータ”は実に輝かしい将来が約束されている。これはすべてのセミコンダクターやコンピュータ産業にとってよい報せである。マイクロプロセッサ・チップの売上げ総額が伸びるからだけではない。もっと大きな原

因はマイクロプロセッサの機能が増大し、コストが低下するために、メモリー・チップ、セミコンダクター・サポート・チップ、コンピュータ周辺装置、ソフトウェア、コンピュータシステムといったものに対する新しい市場が生まれ、大きくなるからである。

マイクロプロセッサ・チップに収容するコンポーネントの集積度は、非常に規則的な構成を持っているメモリー・チップの集積度よりは低いけれども、集積度の増加率は、どちらのデバイスも殆んど同じ率になるはずである。したがって、チップあたりのコンポーネントという点では、マイクロプロセッサのチップの集積度は、ここしばらくの間、毎年倍增することが期待されている。集積度の増加傾向が続くことについては、ほとんど異論はないけれど、この増加した集積度を、最も巧く利用する方法については、かなり問題がある。将来は、少なくとも次の4つの方向に進むことになるだろう。

- もっと強力なプロセッサ

- ワード・レングスの拡張（例：32ビット，48ビット）

- パフォーマンスの向上（例：もっと強力なインストラクション，もっと多くのレジスター，もっと大きいキャパシティー，もっと多くのメモリー）

- シングル・チップのマイクロコンピュータ

- チップあたりもっと多くのROMとRAM

- チップあたりもっと多くのI/O機能

- チップあたりもっとマルチ化したプロセッサ

- 低価格のシンプルなプロセッサ

- より小型のさいころサイズ

- より低廉，より低いパフォーマンス技術

- 複雑な専用チップ

- 通信機能を持つチップ

- プロセッサと同じチップにアナログとリニアのサーキットの実現

- その他各種の専用機能チップ

後ほど述べるような理由によって、もっと強力で、もっとワード・レングスの大きいプロセッサは、多分販売量の点では4番目にランクされるだろう。そして、その結果、独立系のセミコンダクター・メーカーによって開発努力と、リソースが投入されるだろう。

その市場シェアを増やしつつあるCMOSとともに、NMOSは、ここしばらくは技術上の優位を保ち続けるであろう。しかし、CMOSがNMOSを追い越す可能性はなさそうである。セミコンダクターに関するその他数多くの技術（例、ガリウムヒ素）に関する研究実験が、何年も続けられているけれど、近い将来、マイクロプロセッサで重要な役割を果たしそうな徴こうが現れそうな気配は一向にない。

2. 技術と製品

2.1 マイクロプロセッサ技術

マイクロプロセッサの技術については、次の3つの点を検討する必要がある。

- 利用されるセミコンダクターの技術 — メモリーやその他のLSIやVLSI製品と同じ技術やその他の検討
- コンピュータのアーキテクチャ — ミニコンピュータやメインフレームに対して行われているような構成や特徴などの検討
- ソフトウェア — マイクロプログラミング、OS、言語、アプリケーション・プログラム等

マイクロプロセッサに利用されるセミコンダクターの技術は、メモリーとその他のLSIやVLSIデバイスに使われる技術と同じものである。

- PMOS
- NMOS
- SOS
- IL

- CMOS

- 従来のバイポーラー

PチャンネルのMOSは、長い年月の間、設計の簡素化と立派な製品のどちらも提供してきた基本的な技術である。しかし、NチャンネルのMOSが持つ高速性によって今日のマイクロプロセッサやメモリーには主としてNチャンネルの技術が利用されるようになった。CMOSは低パワーが必要とされるところとか、環境条件が困難なところでは、アプリケーション上魅力のあるものである。従来のバイポーラー・デバイス、即ち、TTLとECLはどちらもMOSに勝るスピード上の長所を持っている。しかし、パッキングの集積度は低く、パワーを浪費する率は高い。従来のバイポーラー・デバイスの低集積度と高速機能は、ビット・スライスという妥協の産物をもたらした。そこでは限られた数のビット・ポジションに対して、それぞれ必要なレジスターとロジックを持つチップがひとつのプロセッサを作るために一緒に用いられている。

2.2 16ビット・マイクロプロセッサ

NMOS技術を利用し、高度のアーキテクチャ上の特徴を持つ第2世代の16ビット・マイクロプロセッサが、過去2年間のうちに広く利用されるようになっている。この新世代の16ビット・マイクロプロセッサは、従来、ミニコンピュータやメインフレーム・コンピュータでしか利用できなかった多くのアーキテクチャ上の特徴を持っている。新世代の16ビット・マイクロプロセッサが持っている高度なアーキテクチャの特徴は、その設計者が意図した次のようないくつかの目的を達成するために生み出されたものである。

- 従来のマイクロプロセッサ、現在のミニコンピュータ、あるいは現在のメインフレーム・コンピュータといくつかの形でプログラムの互換性を持たせること。
- フレキシビリティを持たせること。
- より高級な言語でコンパイラを書き易くし、それをもっと効率的なものにする。

ること。

- OSを作り易くすること。
- 高度な処理機能を付加すること。
- マルチプロセッサ機能を付加すること。

最近発表された 32 ビット・マイクロプロセッサは、従来のマイクロプロセッサとのプログラム上の互換性を除いては、上記の目的を兼ね備えている。

新世代の 16 ビット・マイクロプロセッサには、次のような目的を達成するために、特殊なアーキテクチャ上の特徴が組み込まれている。

- ビット、デジット、バイト、ワードの操作
- スtringの操作
- 大きなメモリーに直接アドレスできる能力、メモリーの管理とメモリーの保護
- 初期の 4 ビットや 8 ビットに見られるものよりもっと“レギュラー”なアーキテクチャ
- 複数のスタック
- 複数のジェネラル・レジスターと複数のアドレス・レジスター
- ダイレクト、インダイレクト、インデックスド、イメディエイト、インプライド、レジスター、リラティブ、アブソリュートといったものを含むマルチでフレキシブルなアドレス方式
- マルチ式のプライオリティ・インタラプトとベクター・インタラプト
- プログラム・トラップ
- コンパイラーや OS を使い易くするためのユニークなインストラクション
- 更に強力なインストラクション
- チップでのマルチ機能と分割機能
- リエントラントとリロケートのできるコード
- 初期の 8 ビット・ファミリーとして作られた周辺チップとの互換性

最近発表された 32 ビット・マイクロプロセッサは、上記のアーキテクチャ上の技術に加えて、もっと進んだ特徴、例えば、“トランスペアレントな”マルチ

処理を容易にする特徴も持っている。

16ビットのマイクロプロセッサにとっては、既存の8ビット・プログラムと周辺チップを利用できるようにするためのソフトウェアとI/Oの互換性を持たせることが重要な検討事項であった。しかし、殆んどの場合、これらのプログラムは16ビット・マイクロプロセッサの機能を十分に利用していない。ソフトウェアの互換性は別々の会社によって、次の2つの方向に進められてきた。

- 広く利用されている既存のミニコンピュータ・ファミリとインストラクションの互換性を持たせること。
- メーカーの初期の8ビット・マイクロプロセッサ(多分トランスレータ・プログラムを必要とする)と互換性を持つインストラクションの付属セットをつけること。

32ビット・マシンはより高度のパフォーマンスを達成するために、ソフトウェアの互換性を犠牲にしている。現在、アメリカで市販されている非常に高度な16ビット・マイクロプロセッサであるインテルの8086、ザイログのZ8000、モトローラのMC 68000はそれぞれいくつかの方法でメーカーの従来の8ビット・マシンとソフトウェアの互換性を持たせて、初期のマシンのために書かれたプログラムを利用できるようにしている。もっと高度の16ビット・マイクロプロセッサが1981年のうちに発表されるだろう。

これらのマイクロプロセッサに対する代表的なクロック・レートは5~10メガヘルツである。一般的にいて、最新のマイクロプロセッサは、おおむねPDP 11/45クラスの処理パワーを持っており、チップあたり、15,000~30,000のアクティブ・デバイスを使っており、50~70平方インチのさいころサイズを利用している。ベーシックなプロセッサは1枚のチップに収容されているが、メモリー管理やその他の機能のために、外部のチップを利用しているものもある。メモリーとI/Oはすべての場合外部にある。通常5枚以上のチップがひとつのコンピュータを作るために必要とされている。

これら最新の16ビット・マイクロプロセッサのすばらしい特徴は、それを推

築する人々が「豊富な」アーキテクチャのリソースと呼んでいるように、組み込まれているアーキテクチャにある。これらの特徴は、先ほど述べたような大型のミニコンピュータや中型のメインフレーム・コンピュータの持つ多くのパフォーマンス機能を16ビット・マイクロプロセッサに持たせている。この他に高度なアーキテクチャ上の特徴が付け加えられており、ワード・レングスは32ビット、48ビット、又はそれ以上のビットにも拡張することができるけれど、32ビット以上のものが使われるようになるかどうかは疑問である。

2.3 32ビット・マイクロプロセッサ

1981年は、少くとも発表された点からすれば、32ビット・マイクロプロセッサの年である。しかし、発表されたものの全部が、向う3年間のうちに、製造されるとは限らないし、またある場合には、メーカーが現在発表しているような量産体勢には入らないかもしれない。4つの異なる32ビット・マイクロプロセッサが、ニューヨークで開かれた1981 Solid State Circuit会議で発表された。

- ヒューレット・パッカートの32ビットVLSI, CPUチップ
- インテルの2チップiAPX 432ゼネラル・データ・プロセッサ
- ベル研究所のMac シングル・チップ・プロセッサ
- ナショナル・セミコンダクターのNS 16032 32ビット・マイクロプロセッサ

インテルとナショナルのデバイスは一般市場で市販するものだが、ヒューレット・パッカートとベル研のデバイスは社内で使用するものである。これらのデバイスのうち3つは、NMOS技術を使っているが、ベル研のデバイスはCMOSを使っている。一部のデバイスは完全なCPUにするために2枚か3枚のチップを使っているが、すべてのデバイスがメモリーを含む完全なコンピュータにするためにはマルチのチップを使っている。しかし、長い間待ち望まれていた「チッ

「上のメインフレーム」の時代はもうそこまでやってきている。4つのデバイスのうち、2つについて簡単に説明すれば、それがどこまで近づいているかが明らかになるだろう。

インテルの32ビット・マイクロプロセッサ（iAPX 432）これは1981年に市販される計画になっている完全な32ビット・マイクロプロセッサとして、初めて商用に供されるものである。チップ・セットに加えて、ドキュメントとソフトウェアのついた2つのディスクセットを含む、シングル・ボードのコンピュータであるInteltec 432/100も市販される。単品としての価格はチップ・セットが1,500ドル以下、シングル・ボード・コンピュータは3,900ドル以下である。この価格、特にチップ・セットの価格は、量産によって大幅にダウンするだろう。3枚のチップが現在、利用されている。

このチップ・セットは、将来2,000ドル台の価格になるだろうと言われている。上記の2つはどちらも、ゼネラル・データ・プロセッサ（GDP）と呼ばれる32ビット・マイクロプロセッサを提供する。第3のチップであるインタフェース・プロセッサ（IP）はプロセッサとI/Oサブシステムとの間のインタフェースを行う。そのうちに、それぞれのI/Oサブシステムは、I/Oをセンターのプロセッサから完全に独立させるために、8ビット、又は、16ビット・マイクロプロセッサを採り入れるようになるだろう。1枚のチップである43201 インストラクション・デコーダーは、たった1枚のチップに10万以上のデバイスを収容している。2番目の43202 実行ユニットは、6万以上のデバイスを収容している。もっと大きいチップ（インストラクション/デコーダ・チップ用で0.318インチ×0.323インチ）はHMOS技術（NMOSの高速バージョン）で作られている。

iAPX 432は、今日セミコンダクタ技術と製造上の見地からみれば、高度な技術を示しているけれども、アーキテクチャ上の特徴のほうは、もっと大きな興味がある。その特徴には次のようなものが含まれている。

- マルチプロセッサのオリエンテーション（プログラマーにトランスペアレン

トな)

- I/Oシステムをコントロールするためにセパレートしたインタフェース・プロセッサ
- I/Oサブシステムをコントロールするためのマイクロプロセッサ
- バーチャルのアドレッシング
- オブジェクト・オリエンテッドなアーキテクチャとソフトウェア
- バスの効用を高めるための可変長のパケット
- 最近利用されているアドレスのキャッシュ
- シリコンOS
- 高級言語とマシン言語の直接変換
- 高級言語 (Ada) によるすべてのプログラミング (例えば、アセンブリ言語によるプログラミングは不要)
- 並列接続された2枚のチップのひとつがもうひとつのチップのオペレーションを自動的にチェックするエラー・チェック方式
- 可変長のバス・サイズ (8~256ビット巾)

432 プロセッサは32ビットの整数掛算を6.25マイクロセカンドで行うことができる。(IBMのそれは16マイクロセカンド) また、80ビットの浮動小数点演算の掛算は26.125マイクロセカンドで実行できる。アーキテクチャの中でトランスペアレントなマルチプロセッサ構成を指向しているので、ソフトウェアを修正することなく、付加プロセッサを付けただけで処理能力を向上させることができる。インテルは、6個のGDPデバイスを使用したマルチプロセッサ構成で、中クラスのIBM 370 メインフレームと殆んど同じパフォーマンス、即ち、毎秒およそ200万回のインストラクション(その複雑度は異なるが)を提供できる、と述べている。クロック・レートは10メガヘルツである。iAPX 432はインテルの従来の8ビットや16ビットのマイクロプロセッサと互換性を持っていない。Ada言語を使用するために特別に設計されているからである。

432の最も重要な特徴は、トランスペアレントなマルチプロセッシングを指向

していることだが、これをどの程度実現できるかはまだ実証されていない。仮に、付加プロセッサがソフトウェアを変更することなく、あるいは、付加したプロセッサのオーバーヘッドによってパフォーマンスが低下することなく、多数組み込むことができるとすれば、強力なメインフレームと同等のものが組めるし、その処理能力を段階的に増やすこともできるだろう。インテルの代表者は、“われわれの意図するところはメインフレームに取って替えることではなく、新しいアプリケーション分野に取り組むことであり、今後の5～8年間のうちにわれわれの仕事の半分以上は、現存しないアプリケーションを作ることである”と述べている。このことは従来の4ビット、8ビット、16ビットのマイクロプロセッサについても全く同じことが言えた。

ヒューレット・パッカートの32ビットVLSI CPUチップ このチップはコンポーネントとして市販するよりは、社内で利用するために設計されたもので、一般に公開する時期はまだ発表されていない。しかし、このチップは別に発表された非常にレギュラーな構造を持つ実験的なメモリー・チップ(ヒューレット・パッカートのチップの大半はレギュラーな構造を持つレジスターやROMを使っているけれど)のどれよりも、一番多くのアクティブ素子を収容している点に非常に興味を持たれている。ヒューレット・パッカートは、このチップが製品として使われるかどうかは明言していないが、1984年から1985年の間には、同社の製品として売り出される可能性が残されている。

一辺0.25インチのチップは、45万のアクティブ・デバイスを収容し、18メガヘルツのクロック・レートで動作する。集積度は、線間1ミクロン、線幅1.5ミクロンで高められている。これは現在の技術を向上させたものだが、2、3年のうちには陳腐なものになるはずである。CPUのパフォーマンスを向上させるために、パイプライン手法が幅広く採用されている。ヒューレット・パッカートは“このVLSI-CPUのプロトタイプは既に製造され、検証済みである。”と述べている。

驚くべきことだが、セミコンダクターの会社であるインテルが作ったiPAX

432 の持つアーキテクチャ上の特徴に最も興味をひかれ、また、コンピュータ・メーカーであるヒューレット・パッカートの作った 32 ビット VLSI-CPU の持つ処理技術に最も興味をひかれることである。このヒューレット・パッカートの CPU は、インテルのマイクロプロセッサに比較して、セミコンダクタの特徴ははるかにすぐれているけれど、アーキテクチャの観点からはあまり革新も行われていないし、あまり興味も持てない。そのアーキテクチャ上の特徴には次の点が含まれている。

- 32 ビット・レジスター 28 個のレジスター・スタック
- 広範なパイプライン手法
- 自動自己診断機能
- 多岐にわたるソフトウェアのデバッグ機能
- 比較的旧式のインストラクション・セット

このプロセッサは（インテル 432 用の 2 枚のチップとは対照的に）1 枚のチップに完全な CPU を収容しているが、I/O プロセッサ・チップは別個に必要とする。また、完全なメインフレームと同等にするために、メモリーと別にサポート・チップが必要である。64 ビットの浮動小数点演算はインテル iPAX 432 の浮動小数点用の 26.125 マイクロセカンドや IBM 370/148 の 38.5 マイクロセカンドに比べて、10.4 マイクロセカンドあれば十分である。32 ビット分の掛算は、インテル iPAX 432 用の 6.25 や IBM 370/148 用の 16 に比べて、1.8 マイクロセカンドもあれば十分である。このため、HP 32 ビット VLSI CPU チップはインテル 432、又は、中型メインフレームよりも、一連のインストラクション実行タイムではより高度のパフォーマンスを有している。ただし、インストラクション・セットはそれほど豊富なものではない。インテル 432 のトランスペアレントなマルチプロセッシング機能は、一般市場で標準製品を大量販売する場合、インテルにとって大きなメリットになる。しかし、HP 32 ビット VLSI CPU にはこのようなマルチプロセッシング機能が明らかに欠けている。もっとも、チップを同社の設計したマシンで社内用にしか使うつもり

ないヒューレット・パッカードにとって、それはさほど重要な意味を持っていない。

2.4 32ビット以上のマイクロプロセッサ

32ビットを越えるワード・サイズのマイクロプロセッサの開発は、違った方向に進む可能性がある。その理由は主として、独立のセミコンダクター・メーカーが主商品として売り出すに必要なだけの出荷量を確保する見通しがたたず、パフォーマンスの特徴なりコストがこれに見合わないからである。必要とされる低コストは大量生産なくしては達成されない。一定の時期までに技術的に実現可能だからといって、それが必ずしも実現するとは限らない、ということを理解する必要がある。特にこのことは、大量の市場が必要とされる独立系、あるいは小売のセミコンダクター市場にあてはまる。

しかし、ミニコンピュータやメインフレームの一部のメーカーは、コスト/ボリュームの問題について、独立系チップ・メーカーとは異なる考え方を持っているので、社内用としてより大きな、より高度のパフォーマンスを持つマイクロプロセッサ・チップを開発する場合がある。その場合、ワード・サイズは大規模マシンのそれと対比されることになる。このアプローチは、IBMが1枚のチップに370システムを詰め込んだ最近のプロゼクトにその実例が見られる。このプロゼクトの意図するところは、1枚のチップに最大限のアクティブ・デバイスをパッケージすることでもないし、最大限のワード・サイズと最高のパフォーマンスを実現することでもなかった。むしろ、それはIBM内部の設計ルールとゲートを配列したチップを使って、1枚のチップのCPUに370アーキテクチャを適用できるかどうかを決定するためであった。1980年10月9日に発行されたエレクトロニクス誌に報告されたこのプロゼクトは、ゲート配列をVLSIの領域に詰め込むことによって、IBMの自動配置(placement)や配線システムの効率を分析するために行われた実験であった。このプロゼクトは、デバイスを販売用の

製品、ないしは、発表用の製品にすることを特に意図したものではなかった。

そのデバイスは、0.276インチ四方の1枚のチップに、5万個を若干下廻るアクティブ・コンポネントを収容することに成功した。前述した16ビットと32ビットのCPUに比較して、このプロジェクトでは、高集積、低パフォーマンスのNMOSやCMOSサーキットを使う代りに、高速のバイポーラーICを使っている点が注目に価する。その結果、ベーシックなサーキットのスピードは非常に高速であるが、アクティブ・デバイス、又は、ゲートの数は少なく、あまり複雑なものではない。このプロジェクトは、特殊な顧客用にコンポネントを配列したチップの設計を使わないで、標準的なゲートを配列したチップを使っている点でも注目に価する。したがって、最大限の集積度は設計を容易にするために犠牲にされている。

370アーキテクチャ・マシンのCPUのデータ・フロー部分が、完全に1枚のチップに収められている。そのチップは19個のレジスターを収容しているけれども、370アーキテクチャに必要とされる汎用レジスターや浮動小数点レジスターは別のチップに収容している。また、ハードウェアによる計算とロジック用のユニットは8ビット幅しかないが、あたかも32ビットのワードが処理されているかのように見える。8ビットの計算とロジック・ユニットの他に、そのチップは、アドレス計算用として24ビットのバイナリー計算ユニットを収容している。

IBM 370のインストラクション・セットはぜいたく(richness)なために、このシステムを上述した32ビットのプロセッサと比較することは困難である。平均してこのCPUは、毎秒20万のインストラクションを実行するが、これはおおむねIBM 370/138に匹敵し、IBM 370/158のインストラクション・レートのに相当する。2つのマシンを毎秒実行するインストラクションの数で比較する場合は、インストラクション・セットの複雑度とかパフォーマンスを考慮する必要があることも忘れてはならない。この370チップの実際のパフォーマンスは、インテルiPAXのGDP用チップのペアにおおむね匹敵する。

このように、今日では1枚のチップに370CPUを収容できることが証明され

ている。1枚のチップに収容されたCPUのパフォーマンスが、上位のメインフレームのそれに相当することを証明するために、デバイスの大きさを減らし、チップの集積度を増やすのは単に時間の問題である。毎秒100万のインストラクションをこなす370/158クラスのマシンなら、4年もあれば十分である。

最先端の大型マイクロプロセッサが技術的に実現するであろう特徴は、下表に示す通りである。

	1982	1985
ワード・サイズ(ビット)	32	48
クロック・レート(MHz)	8-15	12-20
アクティブ・デバイス(単位千)	30-100	200
処理パワー(ミニコンピュータ又は メインフレームと同等)	370/138	370/158
セミコンダクターの主な技術	NMOS	NMOS
量産時のチップ・コスト	\$50-\$100	\$50-\$100

上記の特徴は、もしも十分な需要があるならば、また、もしもサプライヤーがこれを提供する道を選ぶとするならばという前提で、技術的な観点から、なにが出来るかを示したものである。しかし、1985年の欄で示している特徴は、独立系セミコンダクタ・メーカーによって市販されるチップによって実現する可能性がある。もっとも、設計者は大量販売用として集積度の高いチップを使用するために、他の道を選ぶようになるかもしれないが……。

マイクロプロセッサのチップが複雑度を増すにつれて、その複雑度を必要とするアプリケーションやユーザーの数は減少する。この関係はひとつの三角形を想定すればよい。その三角形の底辺と横軸はアプリケーションなり、潜在ユーザーの数を示し、高さ、ないしは、縦軸は複雑度を示している。三角形の頂点は非常に複雑な機能を必要とする少数のアプリケーションに当たるが、下辺の方は単純なデバイスしか必要としない非常に多数のアプリケーションを示している。複雑度に対するこの考え方は、現実の世界でも殆んどの場合に当てはまる。例えば、ごく少数の航空ルートでは747やコンコルドの複雑度を必要とするが、非常に数

多くの民間パイロットは、比較的簡単なセスナで事が足りる。極めて少数のコンピュータ・アプリケーションは、Cray Iのようなコンピュータを必要とするが、非常に多数の小企業は単純なデータ処理システムで十分である。これは単にコストの問題ではない。複雑度、利用の簡便さ、保守上の条件等多くの要因が関係している。

同じことは「チップ上のコンピュータ」についても言える。もしも能力があり、コストがそれほど高くなければ、ユーザーはパフォーマンスのより高いデバイスを選ぶだろうという月並な前提は、恐らく間違っている。もしもそれが正しいとすれば、現在4ビットのマイクロプロセッサを使っている多くのアプリケーションは、代りに8ビットのそれを使うだろう。マイクロプロセッサはシステムの総コストのうち、ほんの一部分であるかもしれないが、それにもかかわらず、チップのサプライヤーは、最低のコストで必要なパフォーマンス機能を提供するために、競争上の重圧に耐えている。ミニコンピュータ、ないしは、メインフレームのメーカーの一部は、顧客用又は社内用に作られた大型のワード・サイズ・チップ（もっとアーキテクチャ上の特徴さえ持った）を利用するかもしれない。しかし、セミコンダクターの主要メーカーは、市場の動向をみて、標準製品としてはおそらく別のものを利用するだろう。

前掲の表に示した1982年の特徴を上廻って、もっと集積度を高める改善が、次の3つの方法によって行われる可能性が大いにある。

- PDP 11/70, または、VAXクラスの処理能力を持つプロセッサ・チップのコストを下げるためにさいころサイズにして小さくすること。
- 完全な1枚チップのコンピュータに、PDP 11/70, または、VAXクラスの処理能力を持たせるために、1枚のチップにマイクロプロセッサだけでなく、メモリーやI/Oコントロールやその他の機能を含ませること。
- 大量の市場需要がある複雑な専用チップとハイブリッドのアナログ/デジタル・チップを作ること。

したがって、1枚のチップに組み込まれる処理能力は1982年以降一少くとも

将来、もっとも強力なプロセッサに対する新しい巨大市場が生まれるまでは—レベル・アップされ続けるだろう。

I B M 370/158 クラスのプロセッサを1枚のチップに収容してしまうことに反対する別の要因として、マルチプロセッサ・システム（例、インテルの i A P X ）や分散処理指向の傾向があげられる。上記の3つの方法のうち、1番目と2番目のタイプのチップは、殆んどのインテリジェント端末や分散処理にとって、まったく適切なものになるだろう。それは1枚チップのマイクロコンピュータが、ここ2、3年のうちに、プロセッサ・チップの中に64 Kバイト以上の R A M を含むようになるかもしれないからである。これらのチップは、大規模なセントラル・プロセッサを作るためのマルチプロセッサ構成の中でも利用することができる。マルチプロセッサの構成を高度化するために、新世代の16ビットや32ビットマイクロプロセッサの中に、特殊な機能が組み込まれつつあるという事実は、そのような方向に今後進むことを示唆している。

処理能力のレベル・アップへの期待と同時に、上述のマイクロプロセッサと一緒に使用されるメモリー容量は、どこまでも拡張し続ける可能性がある。歴史的にみても、メモリー容量に対するプログラマーの要求は、まったく利用されていない最大の容量を求めて、常に拡がり続けてきた。コンピュータやマイクロプロセッサを、時たま使うユーザー（高度に訓練されたプログラマーよりもむしろ）でも簡単に使えるようにすることに最近では重点が置かれているが、この傾向に沿って、余分のメモリー容量はマン・マシン・インターフェースを改善するために利用されるだろう。この傾向はプログラムを書くために高級言語を使用して利用し易くしたり、オペレーターにプロンプティング等の援助をすることにも認められる。プロセッサの設計は高級言語を直接ランさせる方向に進むだろう。

3. 産業界との関係

マイクロプロセッサがミニコンピュータやマイクロコンピュータに取って代わるかどうか、という議論は、それらがコストでも、サイズでも、導入の方法でもまったく異っているので、一応もっともな議論である。もっと合理的な議論は、ミニコンピュータやメインフレーム・コンピュータは、ランダム・ロジック、マイクロプロセッサ、ビット・スライス、あるいは専用のLSIチップと組みにして作られるのが最善かどうか、ということである。ところで、マイクロプロセッサのチップは設計者にとって、マイクロコンピュータ、又は、メインフレーム・コンピュータを作るために、いくつかの中から自由にひとつを選択できるものになっている。初期のマイクロプロセッサは、アーキテクチャの面で付加すべき性能を持っていないとか、ミニコンピュータやメインフレーム・コンピュータに見られる豊富なインストラクションを持っていないという点で異っていた。しかし、今日ではもはやこんなことはなくなっている。新世代の16ビットや32ビットのマイクロプロセッサは、先進的なミニコンピュータやメインフレーム・コンピュータの持っている性能のすべてではないまでも、その殆んどを持っている。

マイクロプロセッサのアプリケーションは、今日の産業界や社会に広く浸透しているので、それらをリストにしたり、分類化することは殆んど不可能になっている。このことは、将来出現するもっと大きな、もっと強力な“チップ上のメインフレーム”レベルのマイクロプロセッサやマイクロコンピュータについても同じことが言えるだろう。重要なことは、チップのサプライヤー、ボードとサブシステムのサプライヤー、それにOEMのカスタマーが、これらの新しいマイクロプロセッサやCPUを、メインフレームの単なる代替物と考えていないことである。メインフレームを取り替えたり、メインフレームの代りにマイクロプロセッサをベースにしたシステムを販売するための大きな市場は既に存在するけれど、新しいデバイスの低コストと高パフォーマンスを結びつけることによ

って新しいアプリケーションを作り出すためのより大きな市場が出現するであろう。このことはいくつかのサプライヤーが認めている。例えば、インテルは将来、彼らの市場の50%以上は、現在利用されていないアプリケーションを作ることによって確保したいと考えている。

過去における4ビット、8ビット、16ビットのデバイスを含むマイクロプロセッサの歴史をみれば、主要な市場は、デバイスが最初考案された頃には予想もしなかったアプリケーションによって出現したものである。例えば、最初の4ビットのマイクロプロセッサは、計算機用のチップの代替品として開発されたが、それはエレクトロニック・ゲーム業界をそっくり生み出した。強力なスタンド・アロン・システムやマルチプロセッサ・システムやユーザーのワーク・ステーション、それに分散システムといったものにも明らかなインパクトを与えている。オフィスや工場にオートメ化の機能が拡張されたことも明らかな事実である。にもかかわらず、今後10年間に互って、大量の市場を確保し続ける可能性のあるものは、現在姿を見せていないアプリケーションである。更に、ますますコストが下がり、ますますパワーが大きくなるプロセッサが世に広まるにつれて、産業界の構造にいくつかの重要な変化をもたらすであろう。

セミコンダクターの会社 セミコンダクターの会社は、チップでの販売を引き続き増進させ、高度な標準チップの価格を据え置くようなプレッシャーを受ける。恐らくもっと重要なことと思うが、マイクロプロセッサは、その他多くのセミコンダクター製品や周辺デバイスを売るための媒介物になる、ということである。より大きな、より強力な“チップ上のメインフレーム”タイプのマイクロプロセッサは、これとセットにして売られる周辺チップやその他のセミコンダクター・デバイスと同様に、非常に多数のROMやRAMメモリーを必要とするであろう。

将来、例えば、チップ上のメモリーのような付加機能を持ったチップが生産されることによって、セミコンダクターの会社はますますシステム企業の方角に進んでいくだろう。テキサス・インスツルメントやインテル等は、既にこの方向

に大きく一歩踏み出している。彼らの製品（例、ベーシックなチップ）がトータル・システムの機能を増やすにつれて、また、コストを安くするにつれて、完全なコンピュータ・システムを生産し、販売する付加価値が増加するのは必然の勢となるであろう。インハウス・アプリケーション・ソフトウェアやサービスやユーザー・サポートが重要な要素となるエンド・ユーザー市場よりも、セミコンダクターの会社は、OEM市場に対して特に重要なサプライヤーとなるだろう。

ミニコンピュータとメインフレームのメーカー ミニコンピュータとメインフレームのメーカーは、システム企業に参入しているセミコンダクターの会社からだけでなく、チップから自前のコンピュータを比較的容易に組み立てられるターンキーのシステムハウスからも手強い競争をしかけられることになるだろう。一方、1枚のチップにメインフレームを収容できる能力は、自社の製品を高度化し、専有のCPUチップによってユニークさを付け加えようとするコンピュータの大会社によって利用されるようになるだろう。一部の会社は独立系セミコンダクター会社からプロセッサ・チップを買ってきて、システムやアプリケーションのソフトウェア、周辺装置、それにカスタマー・サポートをやることによって付加価値に専念するようになるかもしれない。IBMでさえも既に、新たに発表したパーソナル・コンピュータにインテル 8088 の 16 ビット・プロセッサ・チップを利用したり、新しい主力ワード・プロセッサ（ディスプレイ・ライター）にインテル 8086 の 16 ビット・マイクロプロセッサ・チップを利用することによって、小型システムに参入してきている。

コンピュータ・メーカーにとって、自社のプロセッサ・チップをこの種の低目的（low-end）製品に使うことは、経済的にみてかなり難かしいことである。このことは将来の大規模メインフレーム・レベルのコンピュータについても同じことが言えるかもしれない。一方、大規模システムにとってCPUのコストは、システムの総コストのうちの非常に小さな部分しか占めていないので、CPUのコストの面でそれほど競争する必要はなくなっている。特に製品を区別するためにユニークさを付け加えようとして内部の設計や製造に利用する場合にはそうで

ある。現在では、ソフトウェア、周辺装置、市場調査、カスタマー・サポートといったものが、メイン・フレーム・ビジネスで成功するための大事な要素になっていることを強調する必要がある。したがって、ミニコンピュータやメインフレームのメーカーに対するインパクトは、セミコンダクターの会社やターンキーのシステムハウスがこのような力を徐々につけるにつれて、次第に大きくなるだろう。

OEMとターンキー・システム・ハウス 大規模のOEMやターンキーのシステム・ハウスは、コンピュータの会社からミニコンピュータやメインフレームのコンピュータを買うよりも、自社の製品に利用するために、チップ・セットやボード・レベルのCPUを買って、自前のコンピュータを作ることによって、将来、大幅に製品コストを引き下げることができる。これが実行できるかどうかは、主として、システム・ソフトウェアやアプリケーション・ソフトウェアがどのくらい出廻るかにかかっている。しかし、このようなソフトウェアは、既に独立のソフトウェア・サプライヤーから売り出され始めている。セミコンダクター技術が進歩し、集積度が増大するにつれて、メモリーの大規模容量、I/Oコントローラー等の機能が、プロセッサと同じチップに収容されるようになる。このことは、現在のOEMカスタマーが社内で自前のシステムのコンピュータ部分を組立てる能力を更に高めることになるだろう。

ソフトウェア会社 独立のソフトウェア会社は、初期の8ビットや16ビットのマイクロプロセッサの市場から大きな利益を受けて、アプリケーションの急成長に貢献してきた。数多くの会社が、低コストでしかも大量に販売されるマイクロプロセッサ用のOSやその他のシステム・ソフトウェアやアプリケーション・プログラムを提供することによって、ビジネス・ベンチャーを創設し、大変な成功を収めてきた。この最初のケースが、CPIMのOSとVisicalcのアプリケーション・プログラムである。同じような傾向がもっと強力な「チップ上のメインフレーム」プロセッサにもでてくると思われるが、ソフトウェアはますます複雑になり、ますます高価になるだろう。この傾向によって、ソフトウェアの

サプライヤーには、もっと多くの収入をあげるチャンスが出てくることになる。

ユーザー エンド・ユーザーはなかでも一番恩恵に浴する立場にある。強力なメインフレーム・レベルのコンピュータは、より低コストで、より高パフォーマンスで、より小型の、しかもより信頼性の高い、より保守の簡単なものとなって利用されるようになるだろう。製品を選択する余地はますます広くなる。現在のコンピュータの能力には満足しなかった将来のユーザー — つまり、前述した新しいアプリケーションを求めているユーザーには、もっと大きなインパクトが加えられることになる。

“チップ上のメインフレーム”の将来は、すべての人が利益を受けることのできる世界である。ただひとつ損失を蒙るものがあるとすれば、それは、進行中の変化をしっかりと認識し、それに従って企業計画を調整することを誤ったミニコンピュータやメインフレームの会社である。

4. 結 び

“チップ上のメインフレーム”は既に実在のものである。より大規模のメインフレームなり、もっと高度の機能が将来実現されるだろう。このことは市場に入り込んで、従来は経済的に成り立たなかったアプリケーションを作り出すチャンスを与えてくれる。技術は利用可能なものである。問題は“それを最も巧く利用するにはどうしたらいいか”ということである。主たる課題は、プロセッサがますます強力になり、ますます複雑になるにつれて、市場における販売需要をいかに確保するかにトライすることである。予想される製品の量（アプリケーションや市場需要によって決められる）が、ますます大きく複雑なマイクロプロセッサを開発したり、製造することを抑制する方向に、絶えず圧力を加えるに違いない。市場の売り上げが減少する可能性（能力と複雑さの増加に伴い）によって、ますます強力なプロセッサを作ることよりも、もっと低コストで、同等の能力

を持つ1枚チップのコンピュータや複雑な専用チップを作ることにより方向転換する傾向がでてくるだろう。セミコンダクター技術によって決定されるチップの集積度が一定のレベルに達するならば、メモリーやI/O機能を含む完全な1枚チップのコンピュータに対する市場の方が、外部にメモリーやサポート・チップを必要とする強力なプロセッサに対する市場より、もっと大きくなる傾向がでてくるだろう。しかしながら、ますます強力になるプロセッサ・チップは、大量の製品をやがて生みだすだろう最先端の技術の進むべき方向を決定する。

——禁無断転載——

昭和 56 年 11 月 発行

発行所 財団法人 日本情報処理開発協会

東京都港区芝公園 3 丁目 5 番 8 号

機械振興会館内

TEL (434) 8211 (代表)

印刷所 三協印刷株式会社

東京都渋谷区渋谷 3 丁目 11 番 11 号

TEL (407) 7316

(持出嚴禁)

A-3

受付年月日

作成課

印

X