

データベース構築促進及び技術開発に関する報告書

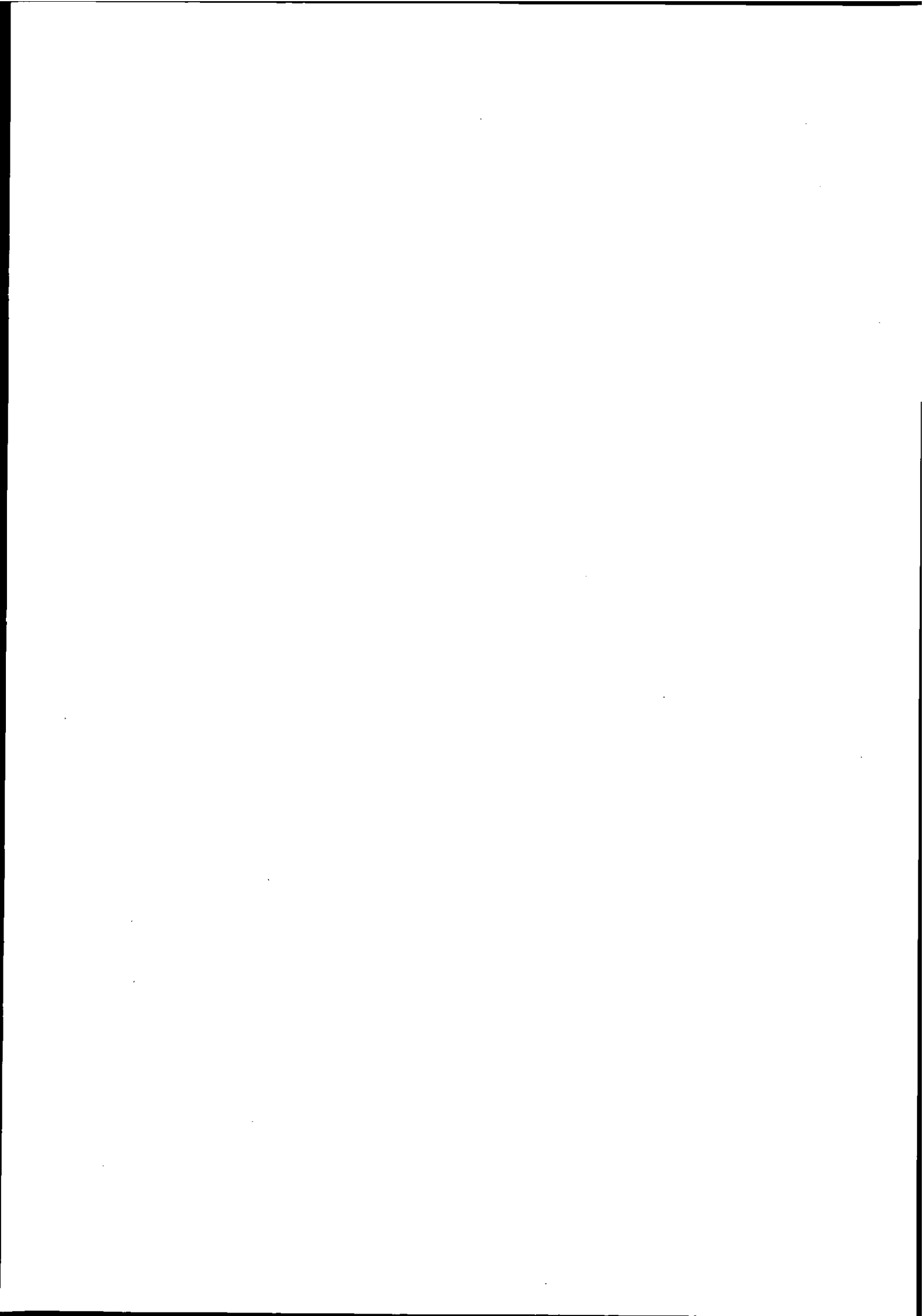
マイクロコンピュータのプログラマブル
周辺デバイスのデータベース構築

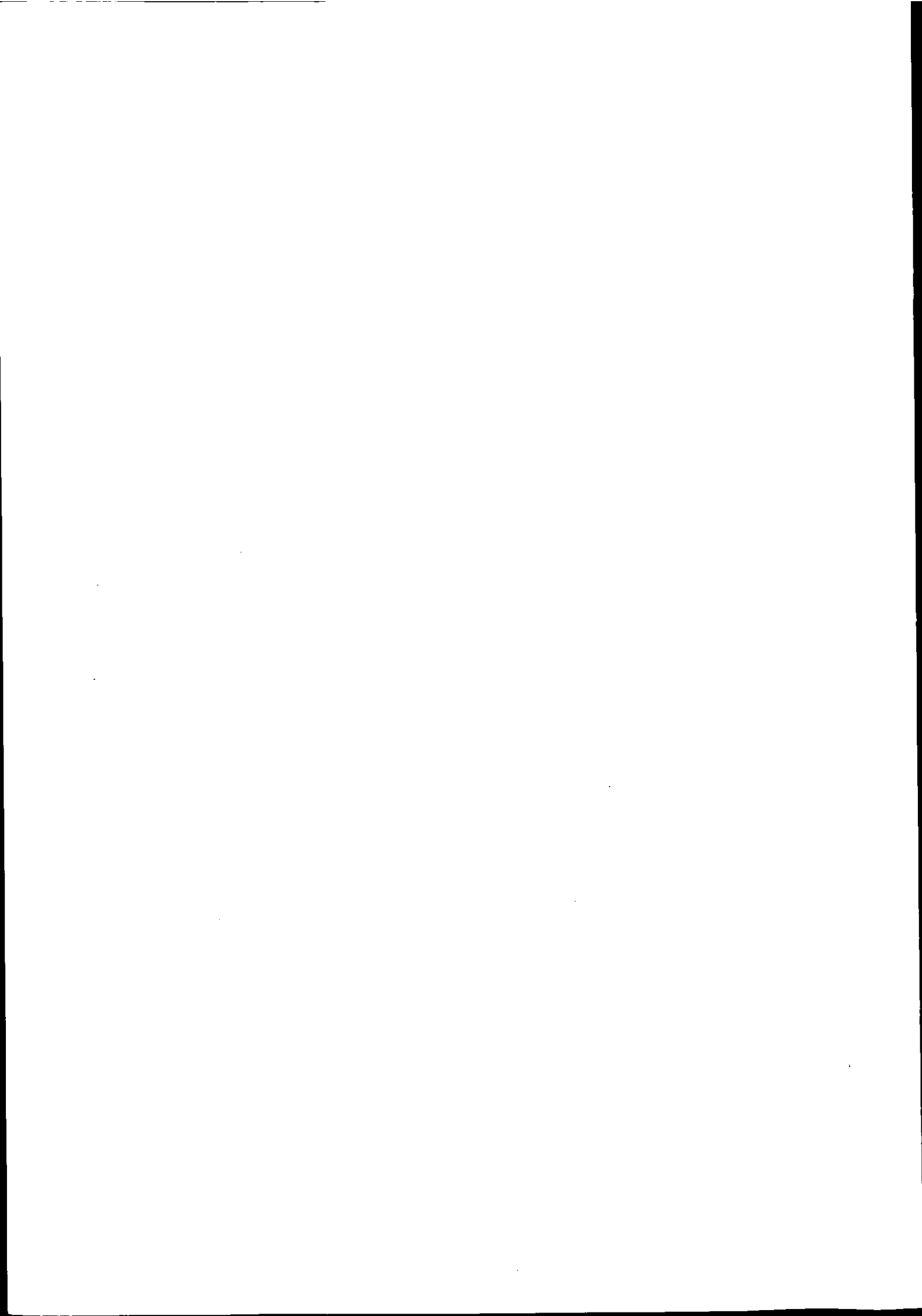
平成2年3月

財団法人 データベース振興センター

社団法人 日本システムハウス協会

本報告書は、日本自転車振興会から競輪収益の一部である
機械工業振興資金の補助を受けて作成したものである。





序

データベースは、わが国の情報化の進展上、重要な役割を果たすものと期待されている。今後、データベースの普及により、わが国において健全な高度情報化社会の形成が期待される。さらに海外に対して提供可能なデータベースの整備は、国際的な情報化への貢献および自由な情報流通の確保の観点からも必要である。しかしながら、現在わが国で流通しているデータベースの中でわが国独自のものは1/4にすぎないのが現状であり、わが国データベースサービスひいてはバランスある情報産業の健全な発展を図るためには、わが国独自のデータベースの構築およびデータベース関連技術の研究開発を強力に促進し、データベースの拡充を図る必要がある。

このような要請に応えるため、(財)データベース振興センターでは日本自動車振興会から機械工業振興資金の交付を受けて、データベースの構築および技術開発について民間企業、団体等に対して委託事業を実施している。委託事業の内容は、社会的、経済的、国際的に重要で、また地域および産業の発展の促進に寄与すると考えられているデータベースの構築とデータベース作成の効率化、流通の促進、利用の円滑化・容易化などに関係したソフトウェア技術・ハードウェア技術である。

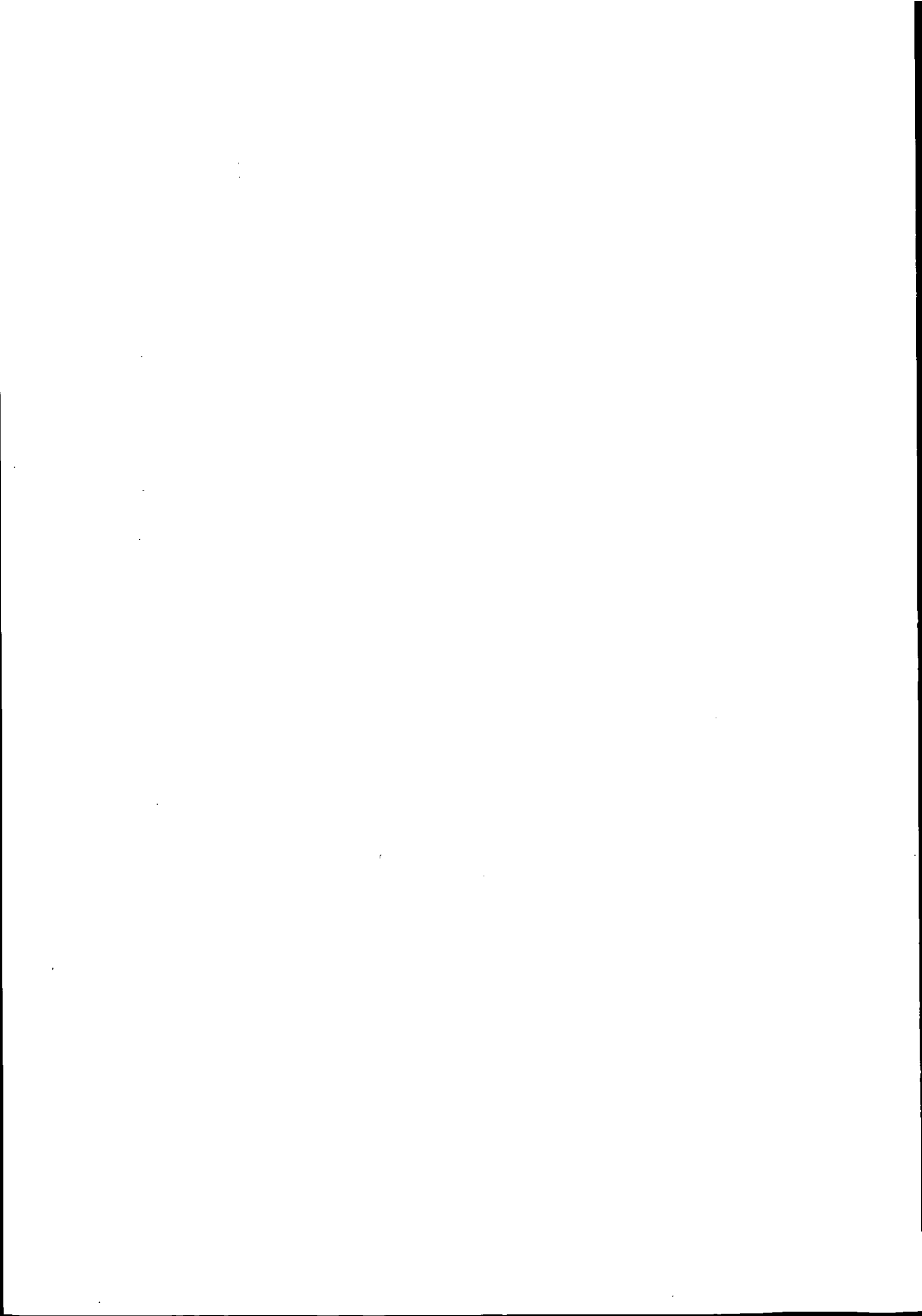
本事業の推進に当たって、当財団に学識経験者の方々に構成されるデータベース構築・技術開発促進委員会(委員長 東京工科大学教授 西野博二氏)を設置している。

この「マイクロコンピュータのプログラマブル周辺デバイスのデータベース化」は平成元年度のデータベースの構築促進および技術開発促進事業として、当財団が(社)日本システムハウス協会に対して委託実施した課題の一つである。この成果が、データベースに興味をお持ちの方や諸分野の皆様方のお役に立てば幸いである。

なお、平成元年度データベースの構築促進および技術開発促進事業で実施した課題は次表のとおりである。

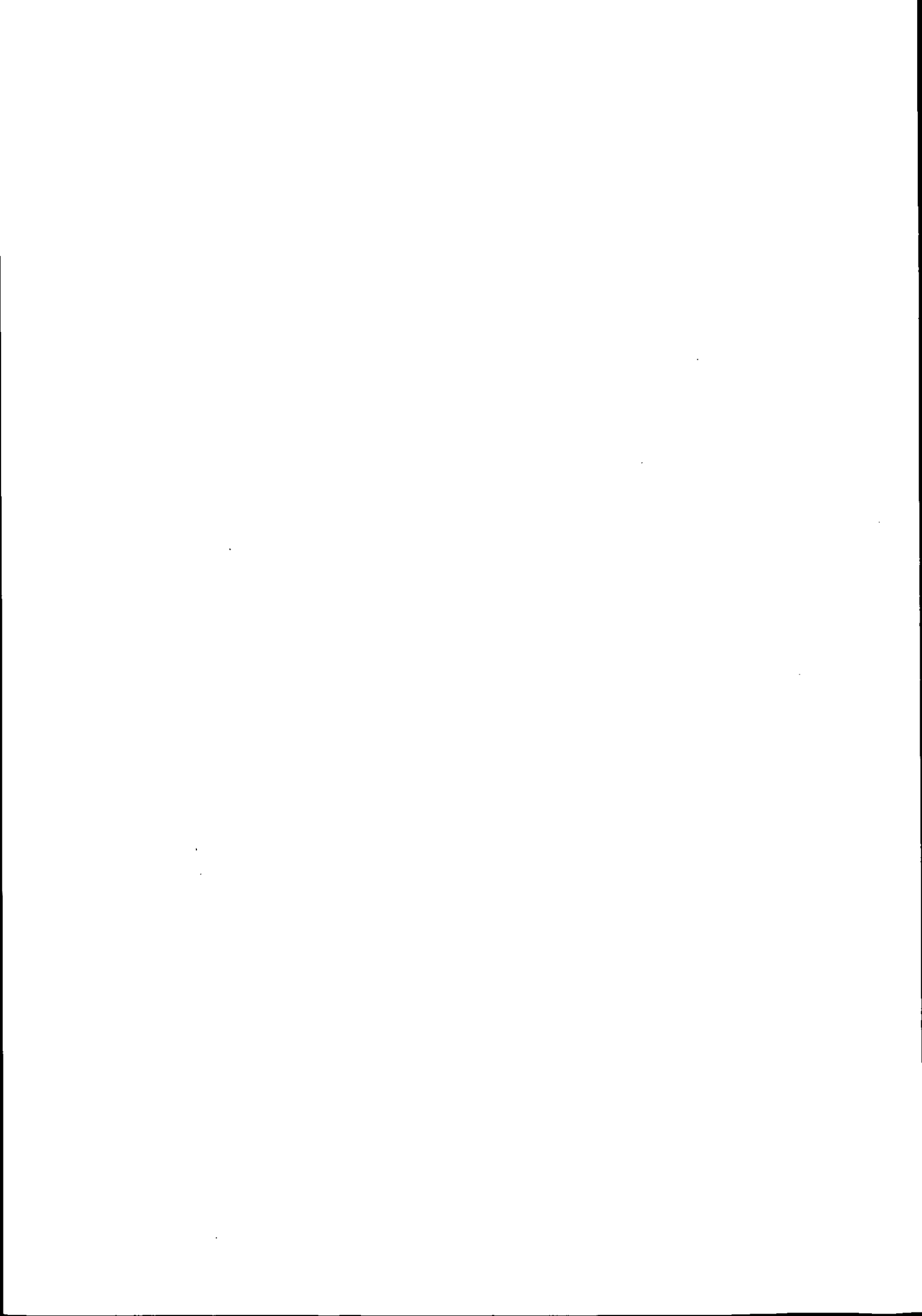
平成2年3月

財団法人 データベース振興センター



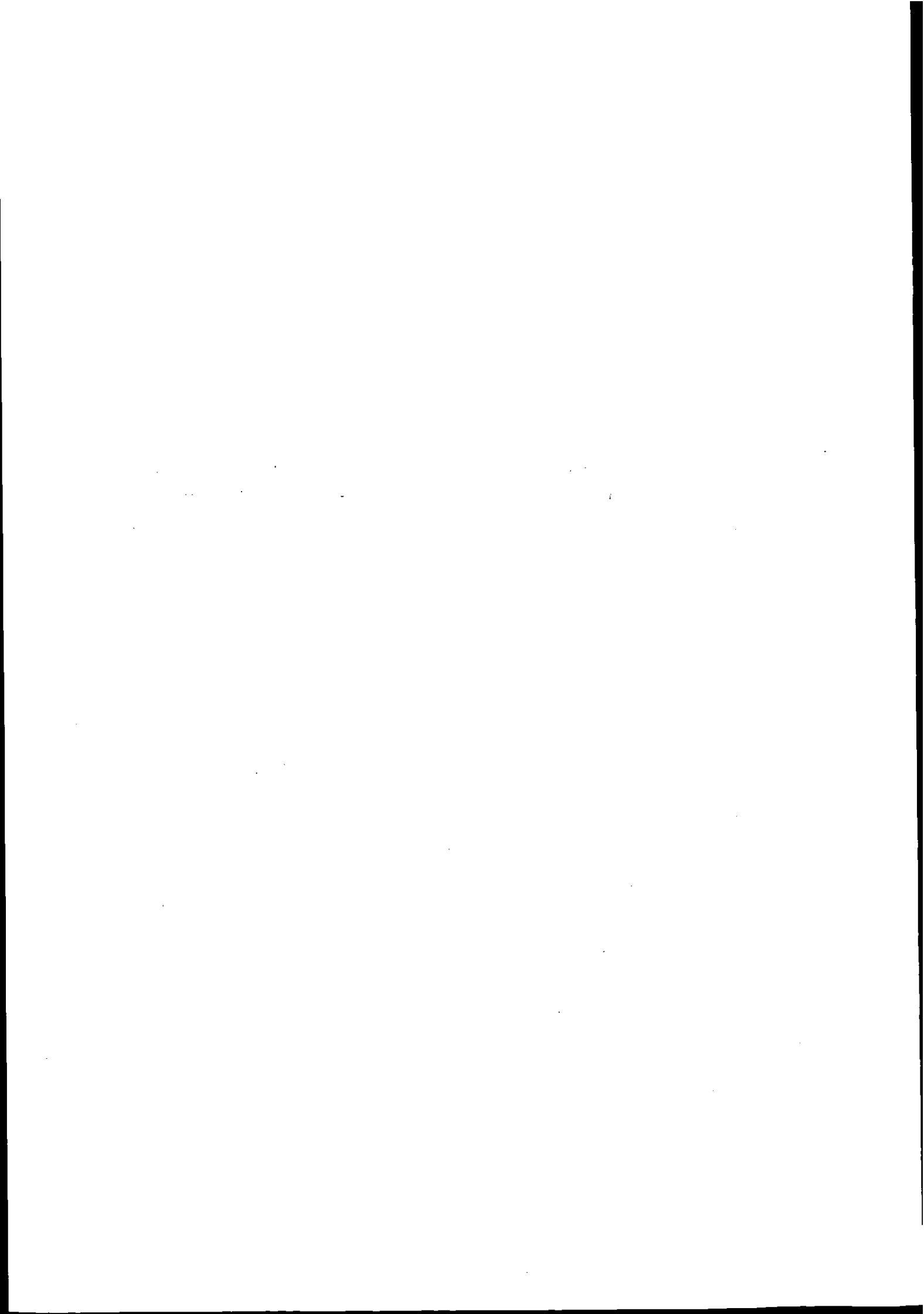
平成元年度データベース構築・技術開発促進委託課題

分野	課題名
社 会	1 気候情報データベースの構築
	2 電磁波環境障害に関するデータベースの構築
	3 災害情報シソーラスの構築
	4 意味情報を中核とした医療評価データベースとコミュニケーションシステムの構築
	5 ハンディキャップパーソンの情報ニーズに即したライフサポートデータベースの構築
	6 博物館情報データベースシステムの構築
	7 中央省庁での電子計算機利用に関する報告書のデータベース化
地 域 活 性 化 中 小 企 業 振 興	8 沖縄地域における文化情報データベースの構築
	9 九州地域の人材情報データベース構築に関する調査研究
	10 高岡市商圏データベースの構築
地 図	11 地域の物産・人材・文化情報のデータベース構築と新しい地域間交流推進に関する調査研究
	12 マルチメディア型地図データベース構築のための調査研究
エ ネ ル ギ ー ・ 資 源	13 燃焼技術と燃焼装置設計のデータベース作成
部 品 ・ 材 料	14 技術支援システムにおける産業機械部品データベースの構築
	15 マイクロコンピュータのプログラマブル周辺デバイスのデータベース構築
標 準 化	16 イオンクロマトグラフィー・データベースの構築
	17 CD-ROMマルチメディアデータフォーマットの調査
海 外	18 データベース構築のためのターミノロジーの調査研究
技 術	19 異種データから構成されるデータベースの総合的処理技術に関する調査研究
	20 バイナリモデルに基づく先端的文書検索システムの開発



目 次

1. はじめに	1
2. データベースの構築体制	2
2. 1 構築グループ	2
2. 2 情報提供グループ	2
3. データベースの概要	3
3. 1 利用の目的	3
3. 2 対象ユーザ	3
3. 3 登録デバイスの種類	3
3. 4 データベースの内容	3
4. データベース・システムの内容	4
5. データベースの構造	5
5. 1 論理的情報ノード	6
5. 2 物理的情報ノード	7
5. 3 解説情報ノード	8
6. データベースのフォーマット	9
6. 1 構成	9
6. 2 フォーマット	11
7. データベース化の手順	14
8. データベースの利用	15
9. 実用化のための課題および解決する方向性	16
9. 1 周辺デバイスの現状の問題点に関する解決方針	16
9. 2 新たな周辺デバイスの仕様を取り込む上での 問題点に関する解決方針	16
資料1. 周辺デバイスの仕様から情報を抽出	18
資料2. 抽出した情報を種類ごとに定められた フォーマットに変換する	28
参考文献.	34



1. はじめに

マイクロコンピュータを利用して機器やシステムを開発する中小規模の研究開発型企業は、慢性的に開発環境の不備に悩まされ続けている。これらの企業が人材、環境、プロジェクト管理、技術情報の収集と把握といった成長のための条件を満足させるためには、多額の資金が必要となり、個々の企業で対応するのは限界がある。

本事業は、人材に関しては育成を目的とし、開発環境に関しては開発効率を向上させることを目的としている。

したがって、このデータベースは、マイクロコンピュータの周辺デバイスの内容や、そのデバイスの応用分野に関する専門知識を格納しており、マイクロコンピュータ開発技術者がソフトドライバを作成する場合の開発環境の中で機能する。

本報告では、前回の報告に引続きさらにデータベース化するデバイスを増やしデバイスごとに異なる仕様のデータベース化および、データベースの利用について報告する。

2. データベースの構築体制

データベースの構築とその評価は、次のグループで行なった。

2. 1 構築グループ

メンバー (日本システムハウス協会 デバイス専門委員会)

委員長	大原茂之	東海大学
委員	宇賀神孝	アンドールシステムサポート(株)
	小野口芳治	(株)ピッツ
	高橋邦夫	(株)応用システム研究所
	高橋重眞	(社)日本システムハウス協会
	野村勝幸	東海大学
	水本勝也	東海大学
	岩男剛宣	東海大学

担当業務 プログラマブル周辺デバイスにおけるデータベースシステムの設計、開発。

2. 2 情報提供グループ

メンバー 社団法人 日本システムハウス協会
データベース専門委員会

担当業務 各種プログラマブルの資料を収集した。

3. データベースの概要

3. 1 利用の目的

プログラマブル周辺デバイスの初期化プログラムの自動生成

3. 2 対象ユーザ

システムハウスをはじめとするコンピュータ関連会社におけるマイクロコンピュータ応用技術者や通信、電子関連技術者。

3. 3 登録デバイスの種類

(1) 前回報告書で取り扱った周辺デバイスの種類

8 2 5 1, 8 2 5 9
8 2 5 5, μ P D 7 2 0 0 1
8 2 5 3

(2) 新たに登録するデバイスの種類

M 5 L 8 2 5 1 A P - 5, i 8 2 5 3 - 5
M 5 L 8 2 5 3 P - 5, i 8 2 5 5 A - 5
M 5 L 8 2 5 5 A P - 5, i 8 2 5 5 A
M 5 L 8 2 5 9 A P - 5, Z 8 0 P I O
i 8 2 5 1 A, Z 8 0 C T C

3. 4 データベースの内容

周辺デバイスのメーカ仕様から周辺デバイスの初期化に必要な情報を抽出しデータベース化した。

4. データベース・システムの内容

前回の報告では、UNIX上でSQL言語対応のUNIFYを使用した。(UNIFYは、既存のリレーショナル・データベース・システムである。)今回の報告では、MS-DOS上でC言語、MS-WINDOWSを使用した。

外部環境の変更理由を以下に示す。

- ① UNIFYでは、周辺デバイスの異なる仕様を吸収しきれない
- ② SQL言語でのデータベース検索操作能力では、初期化プログラムの自動生成システムの構築が困難である
- ③ プロトタイプの構築においてMS-DOS上の方が有利である

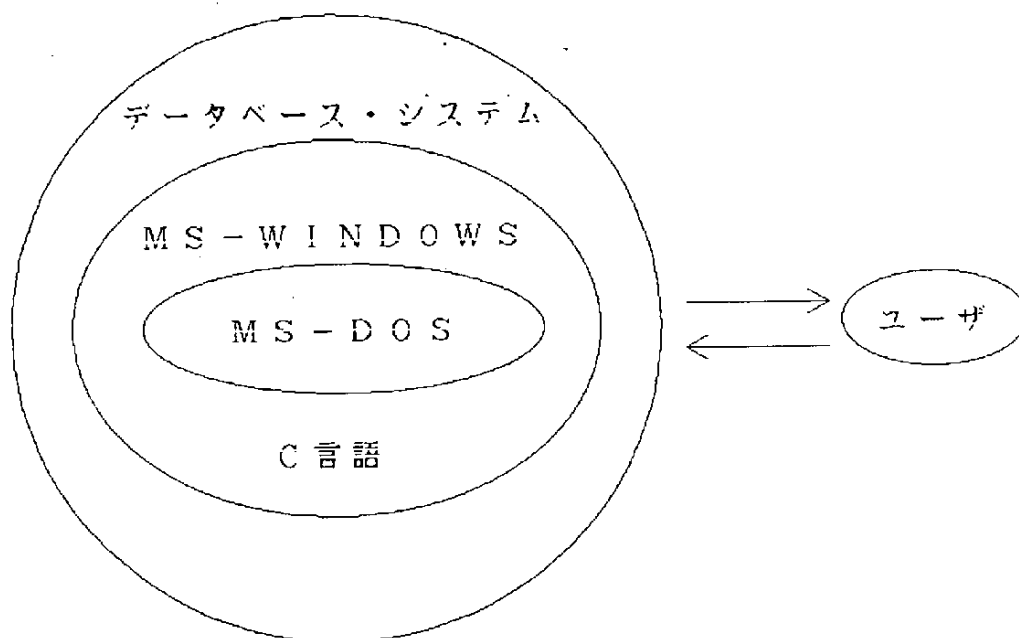


図4.1 システムの構成

5. データベースの構造

データベースの構造は、図5.1に示すように木構造になっている。データは、ノードにより分類されリーフに格納されている。図5.1は、ルートからのノード分岐のみを示したものである。

周辺デバイスの仕様記述は、一般的に3つの部分に分類可能である。

① 論理的情報ノード

初期化に関する情報等の周辺デバイスを論理的側面で捉えたときの情報。

② 物理的情報ノード

電気的特性等の物理的側面で周辺デバイスを捉えたときの情報。

③ 解説情報

周辺デバイス固有の専門用語、概念等に関する情報。

以下の節では、上記3つの分類によるデータベースの構造を示す。

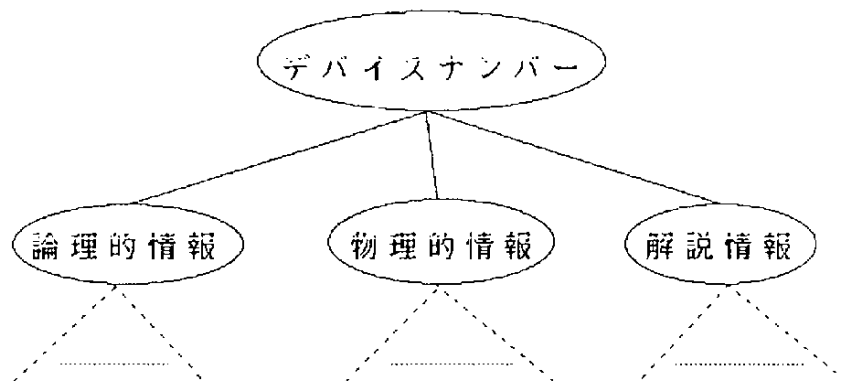


図5.1 データベースの構造

5. 1 論理的情報ノード

ここでは、論理的情報に関するデータベースの構造について示す。

図5. 2は、前回の報告での論理的情報ノードの構造を一部変更したものである。以下に変更点を示す。

(1) 初期化設定シーケンス

前回では、リーフとして扱い、初期設定の流れを示すデータを格納していた。今回の構造では、ノードとして扱い、コーディングフローと設定フローの2つのリーフを追加した。

(2) コントロールワード

前回では、リーフとして扱っていた。今回の構造では、ノードとして扱い、モードワードとコマンドワードの2つのリーフを追加した。

上記の変更点は、多種の周辺デバイスをデータベース化する際に問題となる仕様の違いを吸収することを考慮したものである。

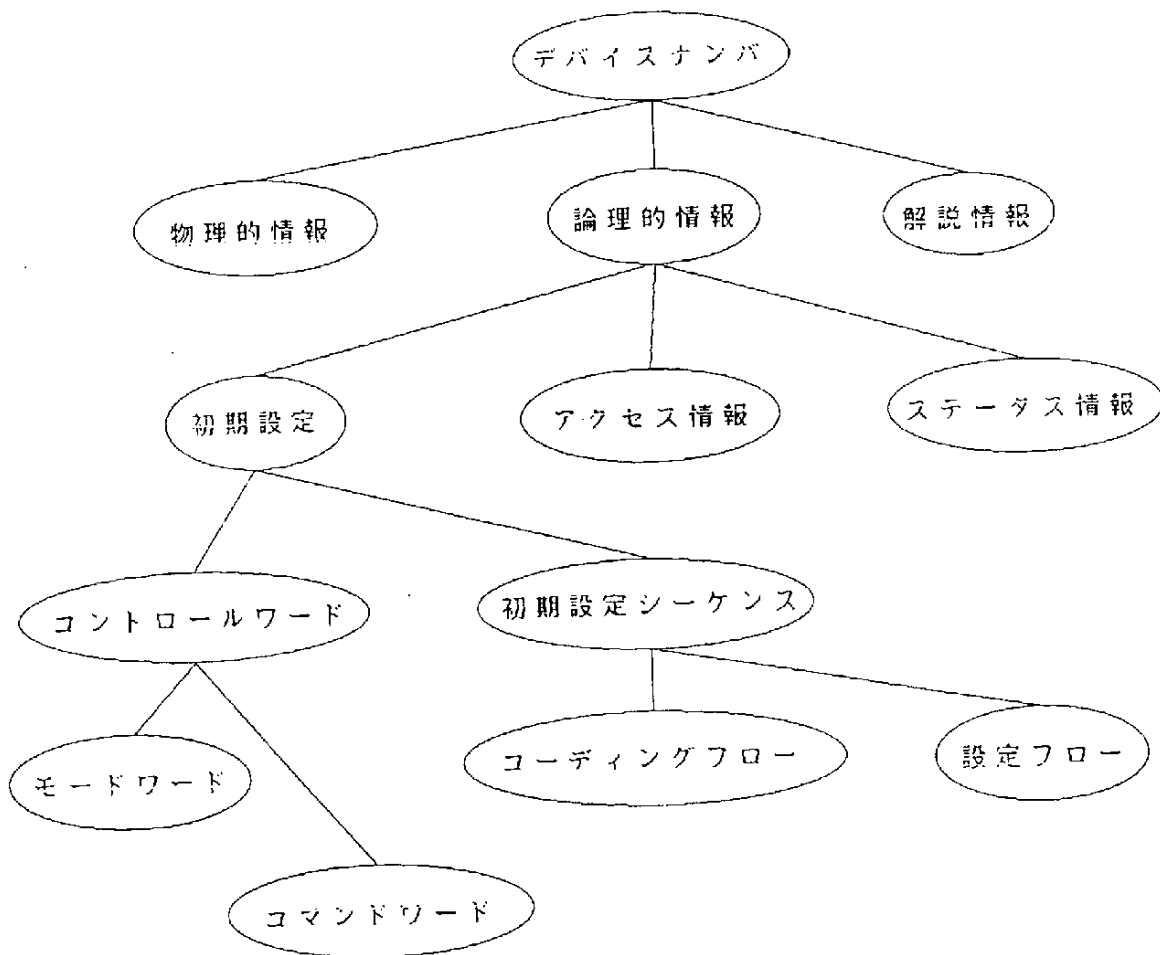


図5. 2 データベースの構造（論理的情報）

5. 2 物理的情報ノード

ここでは、物理的情報に関するデータベースの構造について示す。

周辺デバイスを物理的側面で捉えた情報は、初期設定に関する情報との関連は無いが、本データベースの精度向上およびデータベース・システムの発展を考える上で必要である。

本データベース・システムの基本機能は、周辺デバイスの初期化プログラム自動生成であるが、物理的情報ノードの取入れにより、例えば配線情報等の提供が可能となる。

上述したようにデータベース・システムの発展を考慮して今回データベースの構造に物理的情報ノードを取り入れた。図5. 3は、物理的情報の構造である。

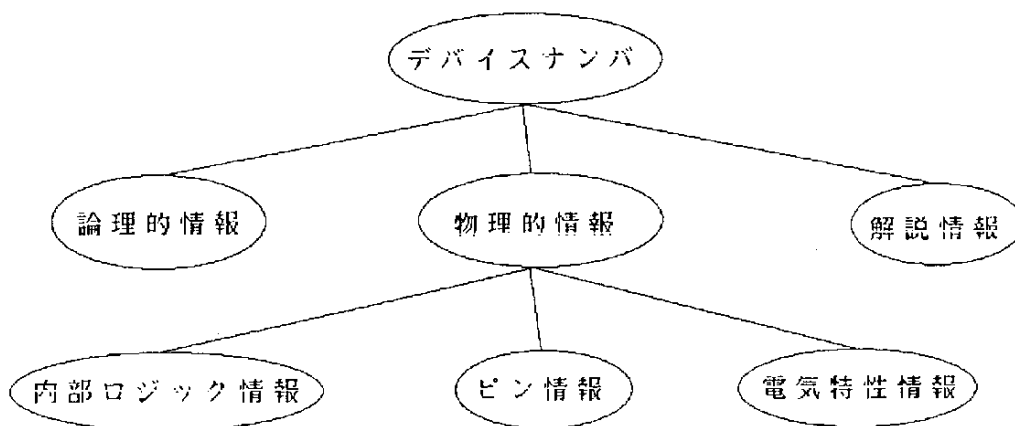


図5. 3 データベースの構造（物理的情報）

5. 3 解説情報ノード

ここでは、解説情報に関するデータベースの構造について示す。

解説情報は、主に論理的情報につて対応している。したがって、解説情報ノード以下の構造は、論理的情報ノード以下の構造に依存している。図5. 4に解説情報の構造を示す。

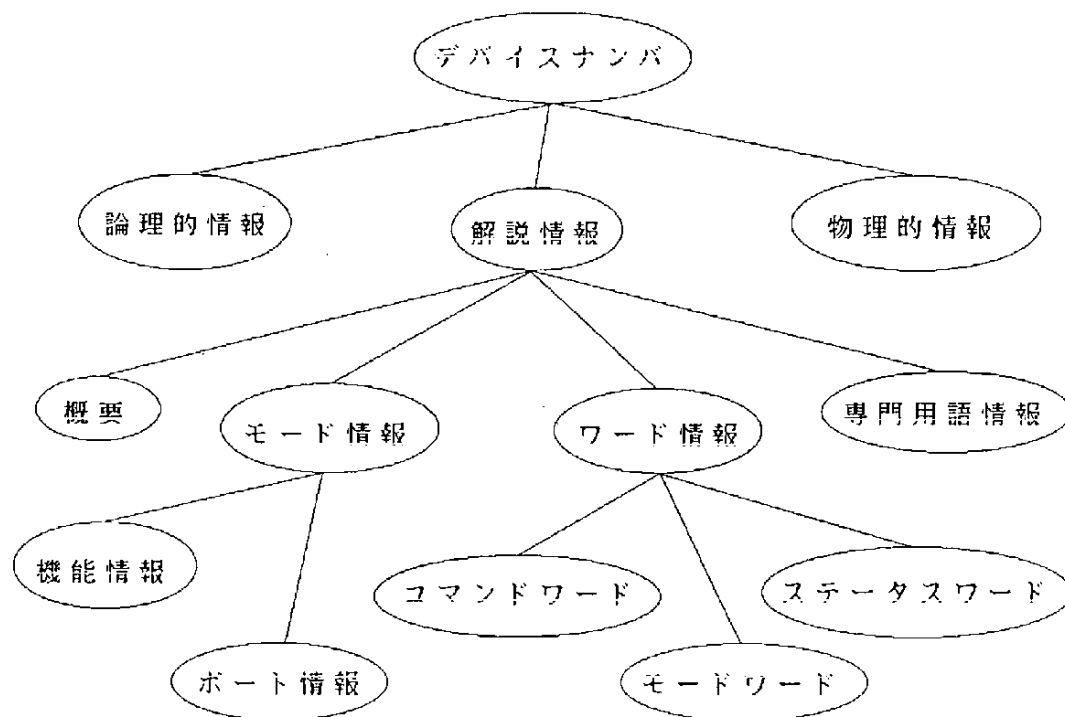


図5. 4 データベースの構造（解説情報ノード）

6. データベースのフォーマット

データベースを構成する各リーフの内容およびフォーマットについて以下に示す。

6. 1 構成

データベースのリーフに格納されるデータの内容を以下に示す。

(1) 論理的情報について

① モードワード

各社のマニュアルでは、コントロールワードおよびモードワードの概念が混同している。ここでは、ワード体系の初期化情報を総称してコントロールワードと呼び、入出力等の機能設定に用いられる初期化情報をモードワードと呼ぶ。したがって、このノードでは、周辺デバイスの機能設定を行う情報が格納されている。

② コマンドワード

このリーフには、モードワードによって設定された周辺デバイスの機能を制御する初期化設定情報が格納される。

③ コーディングフロー

初期化プログラムを作成する手順情報が格納されている。

④ 設定フロー

初期化プログラム作成にともなうユーザへの要求入力手順が格納されている。

(2) 物理的情報について

① 内部ロジック

周辺デバイスの内部構成情報が格納されている。

② ピン情報

ピン情報リーフには、ピン番号、ピン名、信号名、ピン機能情報が格納されている。

③ 電気特性

電気特性リーフには、タイミング情報および規格情報が格納されている。

(3) 解説情報について

① 概要

周辺デバイスの基本機能等の概要情報が格納されている。

② 機能情報

モード情報ノードにリンクされている機能情報リーフでは、モードワードによって設定される各機能についての機能情報が格納されている。

③ ポート情報

このリーフには、モード別に割り当てられるポートの情報とモードの共有条件情報が格納されている。

④ コマンドワード

コマンドワードに関する解説情報が格納されている。

⑤ モードワード

モードワードに関する解説情報が格納されている。

⑥ ステータスワード

ステータスワードに関する解説情報が格納されている。

⑦ 専門用語情報

周辺デバイス固有の専門用語に関する解説情報が格納されている。

6. 2 フォーマット

各種基本データのフォーマットを以下に示す。

(1) 論理的情報について

① モードワード、コマンドワードおよびステータス情報

ビット番号	設定条件 1	設定条件 2
整数	文字列	文字列

ビット番号

モードワード、コマンドワードおよびステータス情報における各ビットの位置情報

$D_0 \sim D_7$ のビット情報を整数 0 ~ 7 で示したデータ

設定条件 1

モードワード等のビットが"0"になるための条件情報

設定条件 2

モードワード等のビットが"1"になるための条件情報

② コーディングフローおよび設定フロー

リンク番号	動作	リンク番号 1	リンク番号 2	リンク番号 3
整数	文字列	整数	整数	整数

コーディングフローおよび設定フローは判断と処理のフローで表現される。ここでは、前回の方法でフローチャート (JIS規格) をデータベース化する。

③ アクセス情報

機能	信号
文字列	文字列

機能

読みだし書込みの機能に対する情報

信号

周辺デバイスの読みだし／書き込み制御回路に入力する信号の情報

(2) 物理的情報について

① ピン情報

ピン番号	ピン名	信号名	入出力	ピン機能
整数	文字列	文字列	文字列	文字列

ピン番号

各端子に一意的につけられた番号

ピン名

各端子のシンボル名

信号名

各端子の詳細の名称

入出力

各端子の入出力方向

ピン機能

各端子の機能

② 電気特性

規格

記号	パラメータ	最小値	最大値	単位	テスト条件
文字列	文字列	実数	実数	文字列	文字列

タイミング

タイミング情報は、視覚的情報としてデータベースに登録する。MS-WINDOWSのPAINT、EXE等のツールによりデータを作成する。
また、以下のデータを作成する。

番号	記号	パラメータ	最小値	最大値
整数	文字列	文字列	実数	実数

番号

視覚的情報に対応する番号

記号

視覚的情報に登録した信号の記号

パラメータ

番号で示されたタイミング区間の説明

7. データベース化の手順

以下にデータベース作成の手順を示す。

- ① データベース化する周辺デバイスの仕様から初期化情報を抽出する。
(資料1)
- ② 抽出した情報を上述した木構造のノードに分類する。
- ③ 分類した情報を6.2節で定めたフォーマットに変換する。
- ④ 各リーフを1つのファイル名でディスクにSAVEする。

8. データベースの利用

前回のデータベース・システムでは、SQL言語を用いてデータベースを検索した。周辺デバイスの初期化プログラム自動生成システムに本報告のデータベースを利用する。今回のデータベース・システムでは、検索処理をC言語で、ユーザ・インタフェースをMS-WINDOWSで構築した。したがって、検索機能が向上した。また、設定フローおよびコーディングフローのデータベース化によりシステムの自動化環境を実現した。

モードワードリーフおよびコマンドワードリーフは、設定フローリーフにより設問順序を決定される。設定されたユーザの要求は、コーディングフローリーフにより初期化プログラムに変換される。

本報告で追加された解説情報ノードは、未経験の周辺デバイスを利用する場合や、本システムの利用者の知識が不足している場合等に利用される。

9. 実用化のための課題および解決する方向性

9. 1 周辺デバイスの現状の問題点に関する解決方針

(1) 周辺デバイスのデータベース化に伴う基本的な問題点

- ・周辺デバイスごとの仕様記述の内、共通化、統一化できる記述形式部分と排他的記述形式部分とを明確に分類する。
- ・マニュアルごとに異なる専門用語および概念の統一
- ・周辺デバイスのマニュアルに記述されている使用が不完全な場合や、一度利用しないと理解できないような記述になっている場合は、使用実績を本システムに取り込む方法を開発しなければならない。
- ・解説情報データベースを構築する場合、データベース作成者の理解度、表現方法にデータベースの内容が依存してしまう。

(2) 多目的に利用可能な周辺デバイスの仕様について

本データベース・システムの精度を上げるには、エキスパートシステムとしての開発姿勢が必要である。例えば、ユーザの要求入力により、自動的に実現可能な周辺デバイス名をシステムが返答する。これらの機能は、本システムにおいて一部実現されている。しかし、上記の例においてシステムが返答する周辺デバイスとして、多目的に利用可能な周辺デバイスの検索は困難である。この問題は、本データベース・システムに新たな機能を追加して対応しなければならない。

9. 2 新たな周辺デバイスの仕様を取り込む上での問題点に関する解決方針

(1) 周辺デバイスごとの仕様記述の内、共通化、統一化できる記述形式部分と排他的記述形式部分について

プロトタイプを作成するに当たり、論理的情報の共通化可能な部分は、モードワードおよびコマンドワードであった。排他的記述形式部分は、初期設定手順であった。排他的記述形式部分は、コーディングフローリーフおよび設定フローリーフをデータベースの構造に取り入れることによりデータベース化が可能となった。

(2) データベース化の作業環境の提供について

前回の報告では、既存のデータベース・システム U N I F Y を用いることでデータベース化の作業環境が提供された。今回のデータベース・システムでは、プログラム言語によりデータベース化を行ったため、作業環境が提供されていない。これらは、システムを構築するにあたりオーバーヘッドの大きな要因となる。また、データベースの内容修正および新たな周辺デバイスの登録を困難にした。この問題の解決方針としては、周辺デバイスの初期化プログラム自動生成システムに新たな機能としてデータベース編集機能を追加する。

資料 1. 周辺デバイスの仕様から情報を抽出（参考文献 4 を使用）

デバイス名

3.1 Z80 PIO 編

▶ Z80 Parallel I/O ◀

概要

Z80 PIO(Parallel I/O)は、Z80 ファミリの周辺 LSI の中で最初に発表されたものであり、その機能は i8255 および MC6821 とほとんど同じです。どちらかといえば MC6821 によく似ています。Z80 PIO の概要を簡潔に記すと次のようになります。

- ・ 5V 単一電源である。
- ・ 40ピン DIP である。
- ・ 2ポート構成である。
- ・ 四つのモードを持っている。
 - (1) 出力モード
 - (2) 入力モード
 - (3) 双方向モード
 - (4) ビット・モード
- ・ 各ポートにハンドシェイク機能がある。
- ・ Z80 CPU のモード 2 割り込みベクトルの発生機能を内蔵している。
- ・ デイジー・チェーン式割り込み制御ロジックを内蔵している。
- ・ 1ポート(B)はダーリントン・トランジスタをドライブできる。
- ・ すべての入・出カラインは TTL コンパチブルである。

る。

Z80 PIO の構成

図 1 に PIO 全体の構成図を示します。また図 2 にポート A、およびポート B の詳細を示します。

CPU バス制御部は Z80 CPU とのコミュニケーションを管理し、内部制御ロジックは CPU バス制御部と共同で割り込み制御部、および A/B 両ポートを制御します。割り込み制御部は、割り込みデイジー・チェーンおよび割り込みベクトルの発生を制御するロジックです。

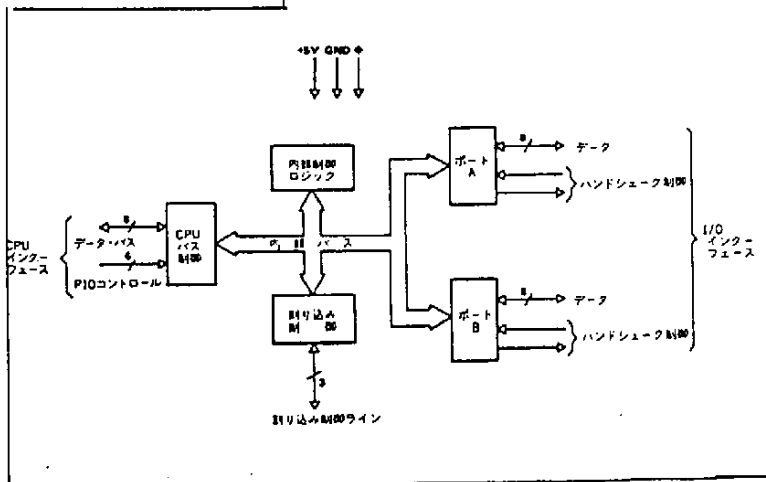
各ポートは、7個のレジスタとハンドシェイク制御ロジックとからなります。これらのレジスタは、

- (1) データ入力レジスタ
- (2) データ出力レジスタ
- (3) モード制御レジスタ
- (4) マスク・レジスタ
- (5) 入・出力選択レジスタ
- (6) マスク制御レジスタ
- (7) 割り込みベクトル・レジスタ

の七つです。

内部構成

〈図 1〉
Z80 PIO のブロック・ダイヤグラム
(ポート A、およびポート B の詳細については図 2 を参照のこと)



内部構成

モード制御レジスタは2ビットで、前述の四つの動作モードのうちの一つを選択するのに用いられます。CPUとポートの先に接続された周辺装置との間のデータ転送は、すべてデータ出力レジスタとデータ入力レジスタを介して行われます。データ出力レジスタに書き込まれたデータをCPUは読むことができます。

したがって、データ出力レジスタにデータを書き込み、その後その内容を読むことができます。また、各ポートのハンドシェイク制御ラインはPIOと周辺装置間のデータのやりとりを制御します。

マスク・レジスタ、マスク制御レジスタ、および入・出力選択レジスタは、ビット・モードにおいてのみ用いられます。このモードでは各ポートの8本のデータ・ラインを個々に入力、または出力ラインとして指定できます。この指定を行うのが入・出力選択レジスタです。マスク・レジスタはビット・モードの割り込みに関連して用いられます。

ビット・モードでは、マスクのかかっていない任意のピンの状態が指定した状態("H"または"L")になったときに、割り込みを発生させることができます。この割り込みマスクを保持するのがマスク・レジスタです。

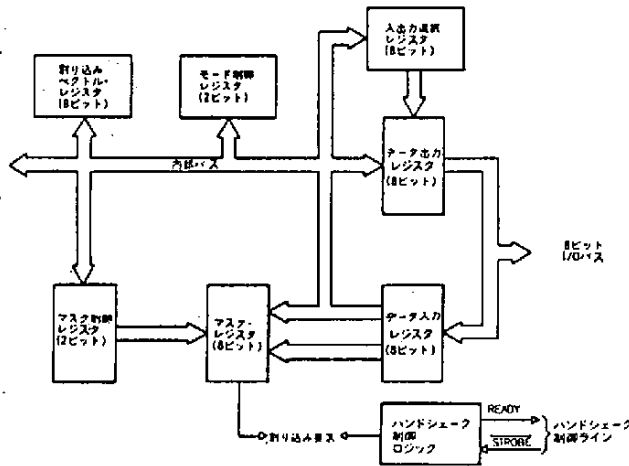
マスク制御レジスタは2ビットで、各ビットにより割り込みを起すべき状態("H"または"L")の指定と、割り込み条件(ANDまたはOR)の指定を行います。この条件がANDであると、マスクのかかっていないすべてのピンが割り込みを発生する状態になったときに、CPUに対して割り込み要求が出され、条件がORの場合にはマスクのかかっていないピンのどれか一つでも割り込みを発生すべき状態になると、CPUに対して割り込み要求が出されます。

PIOはポートA、ポートBそれぞれが割り込みベクトル・レジスタを持っています。PIO内部には前項で簡単に述べたデイズィー・チェーンがしかれており、ポートA、ポートB間の割り込み優先順位制御が行われています。なお順位はポートA、ポートBの順です。

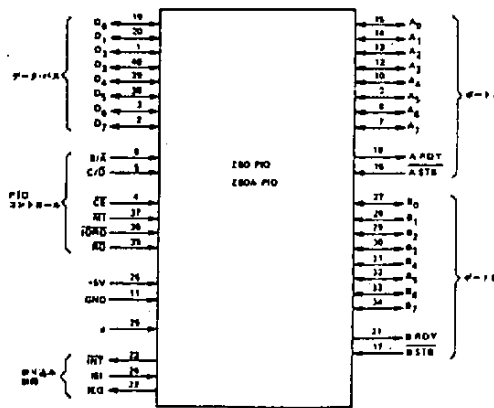
図3にPIOのピン接続図を、図4に各ピンの機能を示します。また図5にPIOのタイミングを、図6に電気的特性を示します。

図7にZ80 PIOのプログラミング・モデルを示します。Z80 PIOは2ポート(ポートA、ポートB)構成であり、各ポートには2本(レディおよびストロブ)のハンド・シェイク・ラインが付属しています。図

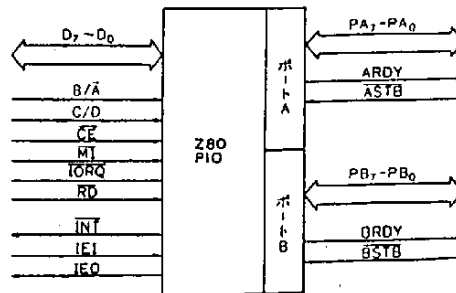
〈図2〉 ポートA、Bのブロック・ダイアグラム



〈図3〉 Z80 PIOのピン接続図



〈図7〉 Z80 PIOのプログラミング・モデル



アクセス情報

B/ \bar{A}	C/ \bar{D}	セレクトされるもの
0	0	ポートAデータ
0	1	ポートAコントロール
1	0	ポートBデータ
1	1	ポートBコントロール

(図8) Z80 PIO のアドレッシング
 8に Z80 PIO の内部レジスタのアドレッシングを示します。ポート A/ポート B の選択は B/ \bar{A} により行い、データ・レジスタ/コントロール・レジスタの選択は C/ \bar{D} により行います。これら二つの信号としては CPU のアドレス・ライン A₁, A₀ がよく使われます。
 (CE="L" のとき)

Z80 PIO の動作モード
 Z80 PIO には四つの動作モードがあります。
 ●モード 0 (出力モード)

モード情報

ピン名

ピン番

信号名

ピン機能

(図4)

ピン名	ピン番号	I/O	信号名	説明															
Do~Di	19, 20, 1 40, 39, 38 3, 2	I/O	Z80 CPU Data Bus	双方向性。3ステートの Z80 CPU バス。Z80 CPU と PIO 間のデータおよびコマンドの授受はこのデータ・バスを介して行われる。Do が LSB。															
B/ \bar{A}	6	I	Port B or A Select	ポート・セレクト信号。このピンの状態により、Z80 CPU と PIO 間で授受されるデータまたはコマンドが対象とするポートを規定する。 H: ポート B 選択 L: ポート A 選択															
C/ \bar{D}	5	I	Control or Data Select	コントロール/データ選択信号。このピンの状態により、B/ \bar{A} で選択されたポートのコントロール・ポート、またはデータ・ポートを選択する。 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>B/\bar{A}</th> <th>C/\bar{D}</th> <th>選択されるポート</th> </tr> </thead> <tbody> <tr> <td>L</td> <td>L</td> <td>ポート A・データ</td> </tr> <tr> <td>L</td> <td>H</td> <td>ポート A・コントロール</td> </tr> <tr> <td>H</td> <td>L</td> <td>ポート B・データ</td> </tr> <tr> <td>H</td> <td>H</td> <td>ポート B・コントロール</td> </tr> </tbody> </table>	B/ \bar{A}	C/ \bar{D}	選択されるポート	L	L	ポート A・データ	L	H	ポート A・コントロール	H	L	ポート B・データ	H	H	ポート B・コントロール
B/ \bar{A}	C/ \bar{D}	選択されるポート																	
L	L	ポート A・データ																	
L	H	ポート A・コントロール																	
H	L	ポート B・データ																	
H	H	ポート B・コントロール																	
\overline{CE}	4	I	Chip Enable	チップ・イネーブル信号。このピンが "L" であると PIO はイネーブルされる。通常は I/O アドレス・デコードの出力を接続する。															
ϕ	25	I	System Clock	システム・クロック。通常は CPU クロック ϕ を用いる。 Z80 PIO 2.5MHz (max) Z80B PIO 6 MHz (max) Z80A PIO 4 MHz (max)															
$\overline{M1}$	37	I	Machine Cycle One	CPU の $\overline{M1}$ 信号を接続する ("L" アクティブ)。PIO は $\overline{M1}$ により割り込み制御ロジックの同期化 (CPU との) をはかる。 \overline{IORQ} または \overline{RD} を "H" にしてこの $\overline{M1}$ を "L" (最低 2 クロック期間) にすると、PIO はリセットされる。															
\overline{IORQ}	36	I	Input Output Request	CPU の \overline{IORQ} 信号を接続する ("L" アクティブ)。この信号は B/ \bar{A} , C/ \bar{D} , \overline{CE} ならびに \overline{RD} 信号と関連して、CPU と PIO 間のデータの授受を制御する。 \overline{CE} , \overline{RD} , \overline{IORQ} が "L" であると、B/ \bar{A} により選択されたポートのデータが CPU に転送される。また \overline{CE} , \overline{IORQ} が "L" であると、B/ \bar{A} により選択されたポートにデータまたはコマンドが書き込まれる。															
\overline{RD}	35	I	Read	CPU の \overline{RD} 信号を接続する ("L" アクティブ)。この信号は B/ \bar{A} , C/ \bar{D} , \overline{CE} , \overline{IORQ} と関連して、CPU と PIO 間で転送されるデータの方向を制御する。															
IEI	24	I	Interrupt Enable In	割り込みアイジー・チェーン用の信号で、この信号が "H" であるときに限り PIO は CPU の INTA サイクルに応じることができる。															
IEO	22	O	Interrupt Enable Out	割り込みアイジー・チェーン用の信号で、IEI が "H" でかつ PIO が割り込み要求を持っていないときのみ "H" となる。IEI が "L" であるとき、または PIO が割り込み要求を持っているときには "L" となる。															

ピン情報

ポートの分配

<p>②モード1(入力モード) ③モード2(双方向モード) ④モード3(ビット・モード)</p> <p>これら四つのうち、モード3のビット・モードが一番わかりやすいのでこれから説明します。</p> <p>・モード3(ビット・モード)</p> <p>このモードではポートの各ビットに対して“入力”または“出力”の指定を行うことができます。CPUからモード3のポートに対してデータを出力した場合、“出</p>	<p>力”と指定されたビットに対してのみデータが書き込まれます。</p> <p>また、CPUからモード3のポートに対してリード命令を出した場合には、“入力”と指定されたビットに対応するPIOのピンの状態と、“出力”と指定されたビットに対応する内部データ・ラッチの状態がCPUに対して送られます。したがって、ポートの全ビットを“出力”と指定して、このポートに対してデータをライトし、次にそのポートからデータをリードすると、ライトしたデータと同じものがCPUに対して送られます。</p>
PIOの各ピンの機能	

モード情報

ピン機能

ピン名

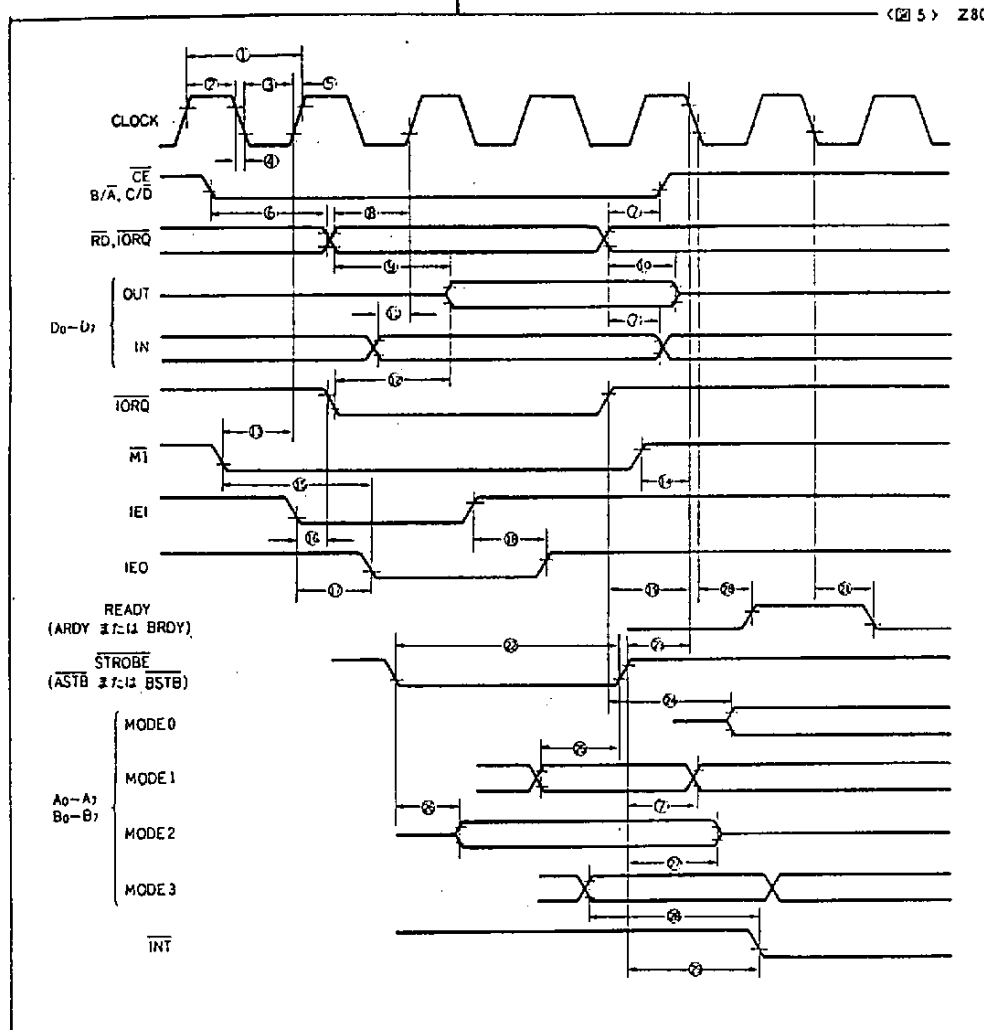
ピン番

信号名

ピン名	ピン番号	I/O	信号名	説明
INT	23	O	Interrupt Request	CPUのINT信号と接続する。この信号を“L”にすることにより、PIOはCPUに対して割り込み要求を行う。オープン・ドレイン型であるのでプル・アップ抵抗により、いくつかの周辺LSIのINT信号をワイヤードORすることができる。
Ao-Ar	15-12 10-7	I/O	Port A Bus	ポートAデータ・バス。このバスを介してPIOと周辺装置はデータの授受を行う。AoがLSBである。
ASTB	16	I	Port A Strobe	ポートAストロブ。 この信号の意味はポートAの動作モードにより異なる。 1) バイト出力モード：このストロブの立ち上がりにより、周辺装置はPIOからデータを受け取ったことを示す。 2) バイト入力モード：このストロブの立ち上がりにより、周辺装置はPIOのポートA入力データ・レジスタにデータをロードする。 3) 双方向性モード：このストロブが“L”のときにポートA出力データ・レジスタの内容がAo-Arに出力される。 4) ビット・モード：この信号は使用されない。
ARDY	18	O	Register A Ready	レジスタAレディ。 この信号の意味もポートAの動作モードにより異なる。 1) バイト出力モード：この信号が“H”になると、ポートAのデータ出力レジスタにデータがロードされ、Ao-Arの状態が安定となり、周辺装置に対してデータを転送できることを示す。 2) バイト入力モード：この信号が“H”であると、ポートAのデータ入力レジスタが空であり、次のデータを受け取る用意のあることを示す。 3) 双方向性モード：この信号は、ポートA出力データ・レジスタにデータが準備されていることを示す。このモードではASTBが“L”になるまで、データはAo-Ar上に乗らない。 4) ビット・モード：この信号は使用されない。
Bo-Br	27-34	I/O	Port B Bus	ポートBデータ・バス。 このバスの機能はAo-Arと同じであるが、このバスは1.5Vで1.5mAを供給できるので、ターリントン・トランジスタをドライブできる。 BoがLSBである。
BSTB	17	I	Port B Strobe	ポートBストロブ。 この信号の機能はASTBのそれと同じであるが、次の違いがある。 ポートAが双方向性モードのときは、この信号は周辺装置のデータをポートA入力データ・レジスタにロードするのに用いられる。
BRDY	21	O	Register B Ready	レジスタBレディ。 この信号の機能はARDYのそれと同じであるが、次の違いがある。 ポートAが双方向性モードのときは、この信号はポートA入力データ・レジスタが空で、次のデータを受け取る用意のあることを示す。

電気的特性

タイミング情報



記号	パラメータ	最小値	最大値	単位	テスト条件
V_{ILC}	クロック入力の“L”電圧	-0.3	+0.45	V	
V_{IHC}	クロック入力の“H”電圧	$V_{CC}-0.6$	$V_{CC}+0.3$	V	
V_{IL}	入力“L”電圧	-0.3	+0.8	V	
V_{IH}	入力“H”電圧	+2.0	V_{CC}	V	
V_{OL}	出力“L”電圧	+0.4	V	V	$I_{OL} = 2\text{mA}$
V_{OH}	出力“H”電圧	+2.4	V	V	$I_{OH} = -250\mu\text{A}$
I_{LI}	入力漏れ電流		± 10	μA	$V_{IN} = 0 - V_{CC}$
I_{LO}	フロート時の出力漏れ電流		± 10	μA	$V_{OUT} = 0.4 - V_{CC}$
I_{CC}	電源電流		100.0	mA	$V_{OH} = 1.5\text{V}$
I_{OH0}	ダーリントン駆動電流	-1.5		mA	$R_{EXT} = 390\Omega$

規格

(図6) Z80 PIOの電気的特性

記号	パラメータ	最大値	単位
C_{CLK}	クロック入力容量	10	pF
C_{IN}	入力容量	5	pF
C_{OUT}	出力容量	10	pF

タイミング情報

PIOのタイミング

番号	記号	パラメータ	Z80-PIO		Z80A-PIO		Z80B-PIO		注
			最小値	最大値	最小値	最大値	最小値	最大値	
1	T_{TC}	クロックのサイクル・タイム	400	(1)	250	(2)	165	(1)	
2	T_{WH}	クロックの幅("H")	170	2000	105	2000	65	2000	
3	T_{WL}	クロックの幅("L")	170	2000	105	2000	65	2000	
4	T_{rC}	クロックの立ち上がり時間		30		30		20	
5	T_{fC}	クロックの立ち上がり時間		30		30		20	
6	$T_{ACS}(RD)$	RD, IORQに対するCE, BAのセットアップ時間	50		50			50	(6)
7	T_h	ホールド・タイム	0		0		0		
8	$T_{AR}(RD)$	クロックの立ち上がりに対するRD, IORQのセットアップ時間	115		115		70		
9	$T_{AR}(RD)$	RD, IORQの立ち上がりに対するデータ出力遅延時間		430		380		300	(2)
10	$T_{AR}(RD)$	RD, IORQの立ち上がりに対するデータ出力フロート遅延時間		160		110		70	
11	$T_{AR}(CI)$	クロックの立ち上がりに対するデータ入力セットアップ時間	50		50		50		$C_L=50pF$
12	$T_{AR}(RD)$	IORQの立ち上がりに対するデータ出力遅延時間(INTAサイクル)		340		160		120	(3)
13	$T_{AR}(CI)$	クロックの立ち上がりに対するMIのセットアップ時間	210		90		70		
14	$T_{AR}(CI)$	クロックの立ち上がりに対するMIのセットアップ時間(MIサイクル)	0		0		0		(8)
15	$T_{AR}(IED)$	MIに対するIEOの遅延時間		300		190		100	(5,7)
16	$T_{AR}(IEI)$	IORQの立ち上がりに対するIEIのセットアップ時間(INTAサイクル)	140		140		100		(7)
17	$T_{AR}(IEQ)$	IEIの立ち上がりに対するIEOの遅延時間		190		130		120	(5)
18	$T_{AR}(IED)$	IEIの立ち上がりに対するIEOの遅延時間		210		160		160	(5)
19	$T_{AR}(CI)$	クロックの立ち上がりに対するIORQのセットアップ時間	220		200		170		
20	$T_{AC}(RDY)$	クロックの立ち上がりに対するREADYの遅延時間		200		190		170	(5)
21	$T_{r}(RDY)$	クロックの立ち上がりに対するREADYの遅延時間		150		140		120	(5)
22	T_{wSTB}	STROBEのパルス幅	150		150		120		(4)
23	$T_{STB}(CI)$	クロックの立ち上がりに対するSTROBEのセットアップ時間	220		220		150		(5)
24	$T_{SD}(PD)$	IORQの立ち上がりに対するポート・データの遅延時間(モード0)		200		180		160	(5)
25	$T_{SD}(STB)$	STROBEの立ち上がりに対するポート・データのセットアップ時間(モード1)	260		230		190		
26	$T_{STB}(PD)$	STROBEの立ち上がりに対するポート・データの安定時間(モード2)		230		210		180	(5)
27	$T_{STB}(PD)$	STROBEの立ち上がりに対するポート・データのフロート遅延(モード2)		200		180		160	$C_L=50pF$
28	$T_{SD}(INT)$	ポート・データの一致に対するINTの遅延時間(モード3)		540		490		430	
29	$T_{STB}(INT)$	STROBEの立ち上がりに対するINTの遅延時間		490		440		350	

(単位: ns)

[注]

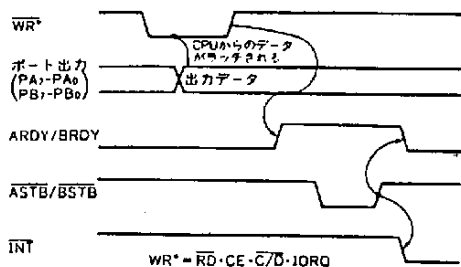
- (1) $T_{TC} = T_{WH} + T_{WL} + T_{rC} + T_{fC}$
- (2) 負荷を50pF増すことに(最高200pF) $T_{AR}(RD)$ は10ns増える。
- (3) 負荷を50pF増すことに(最高200pF) $T_{AR}(RD)$ は10ns増える。
- (4) モード2では $T_{wSTB} > T_{SD}(STB)$ 。
- (5) 負荷を10pF増すことに(最高100pF)2ns増える。
- (6) $T_{ACS}(RD)$ の値は減らしてもよいが、減らした分だけ $T_{AR}(RD)$ に

加える必要がある。

- (7) $5T_{rC} > (N-2)T_{AR}(IED) + T_{AR}(IED) + T_{AR}(IEI) + TTL$ の遅延時間。
- (8) PIOをリセットするには、 \overline{MI} を最低2クロック期間"L"にする必要がある。

モード情報

〈図9〉 Z80 PIO モード0 タイミング、INT が "L" になるのは PIO の割り込みがイネーブルされているときだけ



Z80 PIO のモード3ポートに対するデータ・リードに関する良い点は、RD 信号の立ち下がりでポートの入力状態が内部にラッチされることです。このおかげでいつ変化するかわからないような入力状態を読み込む場合でも、CPU の RD 中にデータが変化することはありません。このことはデータ・バス・パリティを付加するような場合には重要です。

モード3では“入力”と指定されたビットのピンの状態が“H”または“L”になるのをPIOが監視し、割り込みを発生する機能があります。この場合、いくつかのビットの中の一つも割り込み発生状態になれば、割り込みを発生したり(OR機能)、いくつかのビットがすべて割り込み発生状態になったときのみ割り込みを発生させたりする(AND機能)ことができます。

なおモード3ではハンドシェイク・ラインは使用されず、レディ(ARDY, BRDY)・ラインは常に“L”になります。

・モード0 (出力モード)

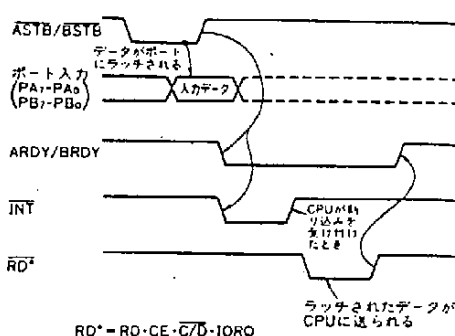
モード0ではポートにデータをライトすると、そのデータがPIO内部にラッチされ、ピン上に出力されます。その後レディ(ARDY または BRDY)・ラインが“H”になり、外部に対してデータの用意ができたことを知らせます。

これに対して外部からストロープ(ASTB または BSTB)を“L”にすると、その立ち上がりでレディ・ラインは再度“L”になります。このときポートの割り込みがイネーブルされていると、割り込み要求線、INTが“L”になります。図9にモード0のタイミングを示します。

・モード1 (入力モード)

図10にモード1のタイミングを示します。モード1の動作は外部からストロープ(ASTB/BSTB)が入力

〈図10〉 Z80 PIO モード1 タイミング、INT が "L" になるのは PIO の割り込みがイネーブルされているときだけ



されることにより始まります。ストロープが“L”になるとポートのピンの状態がPIO内部にラッチされ、次にレディ(ARDY/BRDY)が“L”になり、インプット・バッファがビジーであることを外部に示します。また、このときポートの割り込みがイネーブル状態であれば、INTが“L”になり外部からデータの入力があったことをCPUに対して示します。ここでCPUがポート・データをリードすると、再度レディ・ラインは“H”になり、インプット・バッファが空であることを外部に知らせます。

ポートの分配

・モード2 (双方向モード)

このモードはポートAに対してのみ有効であり、ポートAの制御にポートBのBRDYおよびBSTBも使いますので、ポートAをモード2に設定したときには、ポートBはモード3でしか動くことができません。とはいえポートAをモード2で動かすにはレディとストロープ以外に制御線を何本か使用するのがふつうであり、この制御線としてポートBを用いればよいので何の不自由も感じないのが実情です。

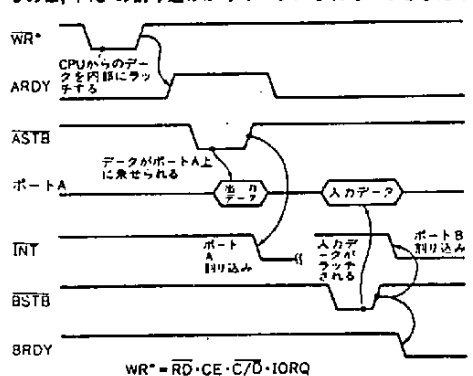
図11にモード2のタイミングを示します。この図を見ればわかるように、モード2は図9のモード0と図10のモード1のタイミングを重ね合わせたようなものであり、異なるのはポートAの状態が双方向性であり、ストロープが入力されたときのみ、ポートAにデータが乗る点です。

では図11を見ながらモード2の動作を説明しましょう。まずCPUからデータがポートAに対してライトされると、データがPIO内部のアウトプット・バッファにラッチされ、ARDYが“H”になり出力データが用意できていることを外部に知らせます。

これに対して外部からASTBが入力されると、ラッチされていたデータがポートA上に乗せられます。

モード情報

〈図11〉 Z80 PIO モード2 タイミング。INTが“L”になるのは、PIOの割り込みがイネーブルされているときだけ



ARDYは \overline{ASTB} の立ち上がりにて再度“L”になり、このときポートAの割り込みがイネーブルされていればINTが“L”になり（ポートA割り込み）、アウトプット・バッファが空になったことをCPUに知らせます。

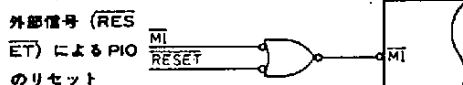
外部からの入力データ・シーケンスはデータをポートA上に乗せ、 \overline{BSTB} を“L”にすることから始まります。 \overline{BSTB} が“L”になるとPIOはポートA上のデータをインプット・バッファにラッチし、BRDYを“L”にしてインプット・バッファがビジーであることを外部に示します。

また、このときポートBの割り込みがイネーブルされていれば、INTが“L”になり（ポートB割り込み）、入力データが用意できていることをCPUに知らせます。図11には示されていませんが、BRDYはCPUがポートAのデータをリードすることにより“H”に戻ります。

このようにモード2のARDYは出力データの用意があることを外部に示し、BRDYはインプット・バッファが空であることを外部に示します。またポートAの割り込みはアウトプット・バッファが空であることをCPUに知らせ、ポートB割り込みはCPUに対して入力データの用意があることを知らせます。

PIOをモード2でかつ割り込み駆動型（Interrupt Driven）で使用する場合には、A、B両ポートの割り込みを使用するので、ビット・モードのポートBに割り込みを発生させると、ポートB割り込みの要因を識別することが困難な場合もあります。このような場合にはポートBに対して割り込みマスクをセットして、ビット・モードの割り込みを起させないようにする必要があります。

〈図12〉



・PIOのリセット

PIOにはリセット端子はありませんが、パワーオン・クリア回路が内蔵されており、電源を投入するとPIOはリセットされます。PIOがリセットされると次のような状態になります。すなわち、

- (1) A、B両ポートのマスク・レジスタはすべてセットされ、割り込み禁止状態になります。
- (2) A、B両ポートのデータ・バスはハイ・インピーダンスにされ、ハンドシェイク信号、レディは“L”になります。そしてモード1がプリセットされます。
- (3) 割り込みベクトル・レジスタの状態は変化しません。
- (4) 各ポートの割り込みイネーブルFFはクリアされます。
- (5) 各ポートのデータ出力レジスタはゼロにリセットされます。

パワーオン・クリアのほかにはPIOは \overline{RD} および \overline{IORQ} を“H”にして、 \overline{MI} だけを単独に“L”にすることにより、クリアすることができます。したがって、図12のようにゲート一つ設けるだけで、任意の時点にPIOをクリアすることができます。ただし、PIOをリセットするには最低2クロック期間 \overline{MI} を“L”にする必要があります。

なおPIOにリセット入力がないのはピンの数に制限があるためです。

Z80 PIO のプログラミング

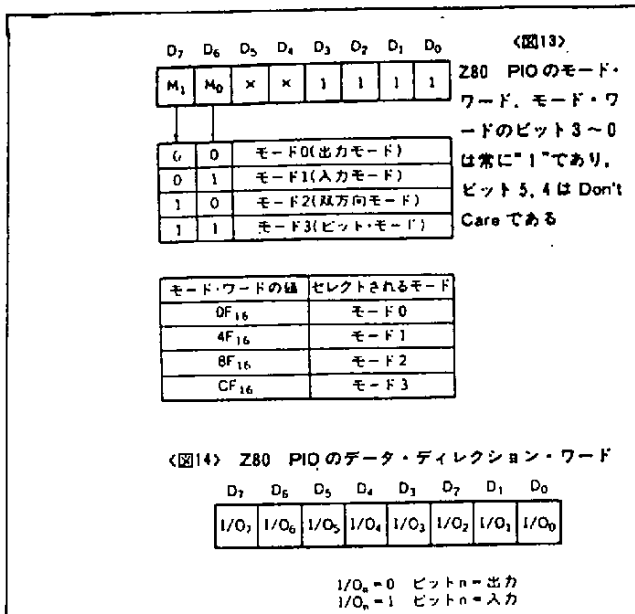
Z80 PIOに対して所望の動作を行わせるためには、以下に説明するコントロール・ワードをポートのコントロール・レジスタにロードする必要があります。コントロール・レジスタは $C/\overline{D}=1$ によりアクセスされます。

・動作モードの設定

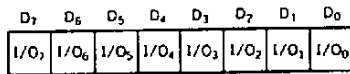
Z80 PIOのモード・ワードを図13に示します。このモード・ワードの下位4ビットは常に“1”であり、上位2ビットにより四つのモードのうちの一つを選択します。ビット5とビット4は“Don't Care”であり、値は何であってもかまいません。

モード3のビット・モードを選択した場合には、次のコントロール・ワードは図14に示すデータ・ディレクション・ワードでなければなりません。このワード

モードワード



〈図14〉 Z80 PIOのデータ・ディレクション・ワード



I/O_n = 0 ビットn = 出力
I/O_n = 1 ビットn = 入力

PIOのポートをモード3(ビット・モード)に設定するモードワード(CF₁₆)を送った直後のコントロールワードは、このデータ・ディレクションワードでなければならない。

はモード3に指定されたポートの各ビットの入/出力を規定します。このワードのビットnが"0"であると、ポートのビットnは出力となり、ビットnが"1"であると、ポートのビットnは入力となります。

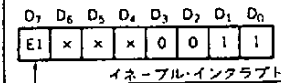
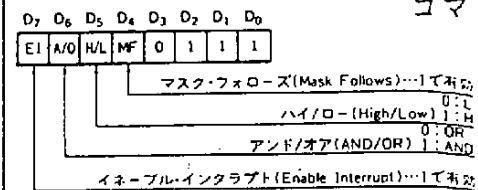
・インタラプト・コントロール

図15にZ80 PIOのインタラプト・コントロールワードを示します。インタラプト・コントロールワードは2種類あります。まず下位4ビットが"0111"のコントロールワード(図15の上)について説明します。このワードのビット7はイネーブル・インタラプト・フラグであり、このビットが"1"であると当該ポートの割り込みは"可"となり、"0"であると"否"となります。

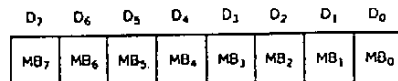
このワードのビット6~4はモード3においてのみ有効です。ビット4が"1"であると「このコントロールワードの後に図16のインタラプト・マスクワードがロードされるぞ」という宣言になります。

インタラプト・マスクワードは「入力」と指定されたビットのうち、割り込みの対象とならないビットを指定するワードです。MB_n=1であるとビットnに対してマスクがかかり、そのビットは割り込みの対象から除外されます。なおPIOはリセットされると全ビ

〈図15〉 Z80 PIOのインタラプト・コントロールワード。下のコントロールワードは、PIO中のインタラプト・イネーブルFFだけをセット/リセットするのに用いられる

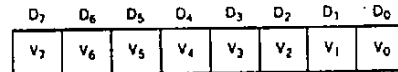


〈図16〉 Z80 PIOのインタラプト・マスクワード



MB_n = 0の場合、ビットnがインタラプトの対象となる

〈図17〉 Z80 PIOのインタラプト・ベクトル



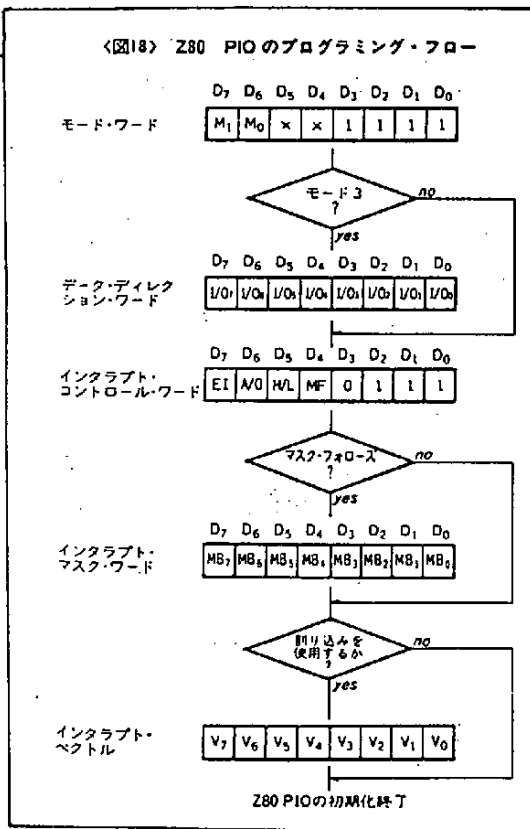
ポートA、ポートBに対して独立のベクトルを設定できる

ットに対してマスクを"1"にした状態になります。インタラプト・コントロールワードのビット5は、マスクのかかっていないビットの割り込みを"H"で有効にするのか、"L"で有効にするのかの指定を行います。このビットが"1"であると"H"が有効であり、"0"であると"L"が有効となります。

このワードのビット6はマスクのかかっていないすべてのビットが有効極性となった場合に割り込みを発生するのか(AND機能)、あるいは1ビットでも有効極性のビットがあれば割り込みを発生させるのか(OR機能)の指定を行います。ビット6が"1"であるとAND機能が働き、"0"であるとOR機能が働きます。

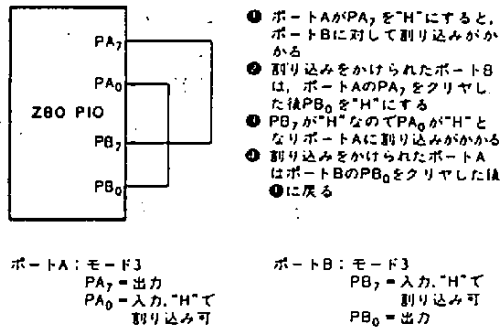
次に下位4ビットが"0011"であるインタラプト・コントロールワード(図15の下)について説明します。このワードは割り込みに関する他の条件(マスク、AND/OR、ハイ/ロー)に影響を与えずに、PIO内部のインタラプト・イネーブル・フリップフロップだけをセット/リセットするのに用いられます。

コーディングフロー



・インタラプト・ベクトルのロード
 図17に Z80 PIO のインタラプト・ベクトルを示します。PIO はポート A、ポート B それぞれがインタラプト・ベクトル・レジスタを持っていますので、各ポートに対して独立のベクトルを設定できます。
 以上の Z80 PIO のプログラミングのまとめとして、

〈図19〉 PIO をモード3で動かす例



- ① ポートAがPA₇を"H"にすると、ポートBに対して割り込みがかかる
- ② 割り込みをかけたポートBは、ポートAのPA₇をクリアした後PB₀を"H"にする
- ③ PB₇が"H"なのでPA₀が"H"となりポートAに割り込みがかかる
- ④ 割り込みをかけたポートAはポートBのPB₀をクリアした後は①に戻る

図18にプログラミング・フローを示します。

資料2. 抽出した情報を種類ごとに定められたフォーマットに変換する

① コマンドワード

・ コマンドワード1

ビット番号	設定条件1	設定条件2
0	固定	—
1	固定	—
2	固定	—
3	—	固定
4	マスク・フォローズ有効	マスク・フォローズ無効
5	H i g h	L o w
6	A N D	O R
7	イネーブル・インタラプト	ディスイネーブル・インタラプト

・コマンドワード2

ビット番号	設定条件1	設定条件2
0	0ビット割り込み対象	0ビット割り込み非対象
1	1ビット割り込み対象	1ビット割り込み非対象
2	2ビット割り込み対象	2ビット割り込み非対象
3	3ビット割り込み対象	3ビット割り込み非対象
4	4ビット割り込み対象	4ビット割り込み非対象
5	5ビット割り込み対象	5ビット割り込み非対象
6	6ビット割り込み対象	6ビット割り込み非対象
7	7ビット割り込み対象	7ビット割り込み非対象

② モードワード

・モードワード1

ビット番号	設定条件1	設定条件2
0	固定	—
1	固定	—
2	固定	—
3	固定	—
4	—	—
5	—	—
6	モード0・モード2	モード1・モード3
7	モード0・モード1	モード2・モード3

・モードワード2

ビット番号	設定条件1	設定条件2
0	入力	出力
1	入力	出力
6	入力	出力
7	入力	出力

③ アクセス情報

機能	信号
データベース←ポート A データ	B / A (L) , C / D (L)
ポート A コントロール←データベース	B / A (L) , C / D (H)
データベース←ポート B データ	B / A (H) , C / D (L)
ポート B コントロール←データベース	B / A (H) , C / D (H)

④ 設定フロー

リンク番号	動作	リンク番号1	リンク番号2	リンク番号3
0	モードワード・セット			1
1	モード3?	2	3	
2	データディレクション ワード・セット			3
3	インタラプト・コント ロールワード・セット			4
4	マスク・フォローズ?	5	6	
5	インタラプト・ マスクワード・セット			6
6	割り込みを使用するか?	7	8	
7	インタラプト・ ベクトル・セット			8
8	完了			e n d

参考文献

- 1) Component Data Catalog.
1981 INTEL.
- 2) 三菱周辺LSIハンドブック マイクロプロセッサ編
(昭和62年) 誠文堂新光社
- 3) マイクロコンピュータのプログラマブル周辺デバイスのデータベース化
(平成元年3月) 財団法人 データベース振興センター
- 4) Z80ファミリ・ハンドブック 額田 忠之著
(昭和62年) CQ出版株式会社

—— 禁無断転載 ——

平成 2 年 3 月

発行 財団法人 データベース振興センター
東京都港区浜松町二丁目 4 番 1 号
世界貿易センタービル 7 階
TEL 03-459-8581

委託先 社団法人 日本システムハウス協会
東京都中央区日本橋箱崎町 18-12
日本橋三ツ矢ビル 6 階
TEL 03-668-3151

印刷所 株式会社 融 合
東京都千代田区飯田橋 4-5-14
常磐ビル 6 1
TEL 03-262-8435

